



Julio Sahuquillo Borrás

Generado desde: Universitat Politècnica de València

Fecha del documento: 17/05/2024

v 1.4.0

a019889caf7a9aa0328dfa05fb41f509

Este fichero electrónico (PDF) contiene incrustada la tecnología CVN (CVN-XML). La tecnología CVN de este fichero permite exportar e importar los datos curriculares desde y hacia cualquier base de datos compatible. Listado de Bases de Datos adaptadas disponible en <http://cvn.fecyt.es/>



Julio Sahuquillo Borrás

Apellidos:

Sahuquillo Borrás

Nombre:

Julio



Actividad docente

Formación académica impartida

- 1** **Tipo de docencia:** Docencia no oficial
Nombre de la asignatura/curso: Exploiting computer architecture issues to improve performance and fairness in commercial multicores
Fecha de finalización: 12/07/2019 **Tipo de horas/créditos ECTS:** Horas
Nº de horas/créditos ECTS: 20
Entidad de realización: Università di Pisa
- 2** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2023
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4,5
Entidad de realización: Universitat Politècnica de València
- 3** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Gestión de Recursos en la nube
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2023
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València
- 4** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Gestión de recursos en sistemas cloud y evaluación de prestaciones
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2023
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,4
Entidad de realización: Universitat Politècnica de València
- 5** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2022
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4,5
Entidad de realización: Universitat Politècnica de València
- 6** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitecturas avanzadas
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2022



Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,5
Entidad de realización: Universitat Politècnica de València

7 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Procesadores Multinúcleo Modernos: Un Enfoque Práctico sobre Arquitectura y Prestaciones
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2022
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València

8 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2021
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4,5
Entidad de realización: Universitat Politècnica de València

9 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Arquitecturas avanzadas
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2021
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,5
Entidad de realización: Universitat Politècnica de València

10 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Procesadores Multinúcleo Modernos: Un Enfoque Práctico sobre Arquitectura y Prestaciones
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2021
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,9
Entidad de realización: Universitat Politècnica de València

11 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2020
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4,5
Entidad de realización: Universitat Politècnica de València

12 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Arquitecturas avanzadas
Titulación universitaria: Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación; Grado en Ingeniería Informática
Curso que se imparte: 2020



Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,5
Entidad de realización: Universitat Politècnica de València

13 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Procesadores Multinúcleo Modernos: Un Enfoque Práctico sobre Arquitectura y Prestaciones
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2020
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,9
Entidad de realización: Universitat Politècnica de València

14 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2019
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4,5
Entidad de realización: Universitat Politècnica de València

15 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Arquitecturas avanzadas
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2019
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,5
Entidad de realización: Universitat Politècnica de València

16 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Procesadores Multinúcleo Modernos: Un Enfoque Práctico sobre Arquitectura y Prestaciones
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2019
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,6
Entidad de realización: Universitat Politècnica de València

17 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2018
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,48
Entidad de realización: Universitat Politècnica de València

18 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Arquitecturas avanzadas
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2018
Tipo de horas/créditos ECTS: Créditos



Nº de horas/créditos ECTS: 1,65

Entidad de realización: Universitat Politècnica de València

19 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: Exploiting computer architecture issues to improve performance and fairness in commercial multicores

Curso que se imparte: 2018

Tipo de horas/créditos ECTS: Horas

Nº de horas/créditos ECTS: 20

Entidad de realización: Dipartimento di Ingegneria dell'Informazione

20 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: Seminarios Avanzados

Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes

Curso que se imparte: 2018

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 1

Entidad de realización: Universitat Politècnica de València

21 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores

Titulación universitaria: Grado en Ingeniería Informática

Curso que se imparte: 2017

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 4,95

Entidad de realización: Universitat Politècnica de València

22 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: Arquitecturas avanzadas

Titulación universitaria: Grado en Ingeniería Informática

Curso que se imparte: 2017

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 3,3

Entidad de realización: Universitat Politècnica de València

23 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: Procesadores Multinúcleo Modernos: Un Enfoque Práctico sobre Arquitectura y Prestaciones

Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes

Curso que se imparte: 2017

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 1,9

Entidad de realización: Universitat Politècnica de València

24 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores

Titulación universitaria: Grado en Ingeniería Informática

Curso que se imparte: 2016

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 2,58

Entidad de realización: Universitat Politècnica de València



- 25** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitecturas avanzadas
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2016
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,09
Entidad de realización: Universitat Politècnica de València
- 26** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Procesadores Multinúcleo Modernos: Un Enfoque Práctico sobre Arquitectura y Prestaciones
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2016
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,5
Entidad de realización: Universitat Politècnica de València
- 27** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitecturas avanzadas
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2015
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,48
Entidad de realización: Universitat Politècnica de València
- 28** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Procesadores Multinúcleo Modernos: Un Enfoque Práctico sobre Arquitectura y Prestaciones
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2015
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,5
Entidad de realización: Universitat Politècnica de València
- 29** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Seminarios Avanzados
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2015
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 0,5
Entidad de realización: Universitat Politècnica de València
- 30** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitecturas avanzadas
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2014
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,48
Entidad de realización: Universitat Politècnica de València



- 31** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Procesadores Multinúcleo Modernos: Un Enfoque Práctico sobre Arquitectura y Prestaciones
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2014
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València
- 32** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Seminarios Avanzados
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2014
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 0,5
Entidad de realización: Universitat Politècnica de València
- 33** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Curso que se imparte: 2013
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3,3
Entidad de realización: Universitat Politècnica de València
- 34** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURAS AVANZADAS
Curso que se imparte: 2013
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,5
Entidad de realización: Universitat Politècnica de València
- 35** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitecturas avanzadas
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2013
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,48
Entidad de realización: Universitat Politècnica de València
- 36** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Curso que se imparte: 2012
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València
- 37** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Curso que se imparte: 2012
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3,3



Entidad de realización: Universitat Politècnica de València

38 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURAS AVANZADAS

Titulación universitaria: I. Informático

Curso que se imparte: 2012

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 2,25

Entidad de realización: Universitat Politècnica de València

39 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: Arquitecturas avanzadas

Titulación universitaria: Grado en Ingeniería Informática

Curso que se imparte: 2012

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 3,3

Entidad de realización: Universitat Politècnica de València

40 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES

Titulación universitaria: I. Informático

Curso que se imparte: 2011

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 12

Entidad de realización: Universitat Politècnica de València

41 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURAS AVANZADAS

Titulación universitaria: I. Informático

Curso que se imparte: 2011

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 2,25

Entidad de realización: Universitat Politècnica de València

42 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES

Titulación universitaria: I. Informático; I.T. Informática de Sistemas

Curso que se imparte: 2010

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 12

Entidad de realización: Universitat Politècnica de València

43 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURAS AVANZADAS

Titulación universitaria: I. Informático

Curso que se imparte: 2010

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 4,5

Entidad de realización: Universitat Politècnica de València



- 44** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Curso que se imparte: 2009
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 12
Entidad de realización: Universitat Politècnica de València
- 45** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURAS AVANZADAS
Titulación universitaria: I. Informático
Curso que se imparte: 2009
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,25
Entidad de realización: Universitat Politècnica de València
- 46** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES - II
Curso que se imparte: 2009
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València
- 47** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Curso que se imparte: 2008
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 12
Entidad de realización: Universitat Politècnica de València
- 48** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURAS AVANZADAS
Titulación universitaria: I. Informático
Curso que se imparte: 2008
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,25
Entidad de realización: Universitat Politècnica de València
- 49** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES - II
Curso que se imparte: 2008
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4,5
Entidad de realización: Universitat Politècnica de València
- 50** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Curso que se imparte: 2007
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 9
Entidad de realización: Universitat Politècnica de València



- 51** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURAS AVANZADAS
Titulación universitaria: I. Informático
Curso que se imparte: 2007
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,25
Entidad de realización: Universitat Politècnica de València
- 52** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA DE COMPUTADORES
Curso que se imparte: 2007
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 7,5
Entidad de realización: Universitat Politècnica de València
- 53** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Curso que se imparte: 2006
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universitat Politècnica de València
- 54** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURAS AVANZADAS
Titulación universitaria: I. Informático
Curso que se imparte: 2006
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 0,75
Entidad de realización: Universitat Politècnica de València
- 55** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES - II
Curso que se imparte: 2006
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 10,5
Entidad de realización: Universitat Politècnica de València
- 56** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURAS AVANZADAS
Titulación universitaria: I. Informático
Curso que se imparte: 2005
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València
- 57** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA DE COMPUTADORES
Curso que se imparte: 2005
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,5
Entidad de realización: Universitat Politècnica de València



- 58** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES - II
Curso que se imparte: 2005
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 9
Entidad de realización: Universitat Politècnica de València
- 59** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA Y PRESTACIONES DE LA WEB
Curso que se imparte: 2004
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1
Entidad de realización: Universitat Politècnica de València
- 60** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES - II
Curso que se imparte: 2004
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 15
Entidad de realización: Universitat Politècnica de València
- 61** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA Y PRESTACIONES DE LA WEB
Curso que se imparte: 2003
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1
Entidad de realización: Universitat Politècnica de València
- 62** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA DE COMPUTADORES
Curso que se imparte: 2003
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València
- 63** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES - II
Curso que se imparte: 2003
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 12
Entidad de realización: Universitat Politècnica de València
- 64** Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES - II
Curso que se imparte: 2003
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,5
Entidad de realización: Universitat Politècnica de València



- 65** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA Y PRESTACIONES DE LA WEB
Curso que se imparte: 2002
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1
Entidad de realización: Universitat Politècnica de València
- 66** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES - II
Curso que se imparte: 2002
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4,5
Entidad de realización: Universitat Politècnica de València
- 67** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES - II
Curso que se imparte: 2002
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 15
Entidad de realización: Universitat Politècnica de València
- 68** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA Y TECNOLOGÍA DE COMPUTADORES
Curso que se imparte: 2001
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 9
Entidad de realización: Universitat Politècnica de València
- 69** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE PROCESADORES DE ALTAS PRESTACIONES
Curso que se imparte: 2000
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,5
Entidad de realización: Universitat Politècnica de València
- 70** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA DE COMPUTADORES - I
Curso que se imparte: 2000
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València
- 71** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA DE COMPUTADORES - II
Curso que se imparte: 2000
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 7,5
Entidad de realización: Universitat Politècnica de València



- 72** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: FUNDAMENTOS DE COMPUTADORES
Curso que se imparte: 2000
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 9
Entidad de realización: Universitat Politècnica de València
- 73** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA DE COMPUTADORES - I
Curso que se imparte: 1999
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València
- 74** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA DE COMPUTADORES - I
Curso que se imparte: 1999
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4,5
Entidad de realización: Universitat Politècnica de València
- 75** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: FUNDAMENTOS DE COMPUTADORES
Curso que se imparte: 1999
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València
- 76** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: FUNDAMENTOS DE COMPUTADORES
Curso que se imparte: 1999
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 9
Entidad de realización: Universitat Politècnica de València
- 77** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ESTRUCTURA DE COMPUTADORES - I
Curso que se imparte: 1998
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 10,5
Entidad de realización: Universitat Politècnica de València
- 78** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: FUNDAMENTOS DE COMPUTADORES
Curso que se imparte: 1998
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 12
Entidad de realización: Universitat Politècnica de València

Dirección de tesis doctorales y/o proyectos fin de carrera

- 1** **Título del trabajo:** Impacto de la ubicación en núcleos SMT de aplicaciones paralelas para sistemas móviles
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: BEN ALI, YEMNA
Fecha de defensa: 26/09/2023
- 2** **Título del trabajo:** Caracterización de prestaciones y análisis consumo energético en un procesador ARM Thunder X2
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: CALERO QUINTANA, IBAI
Calificación obtenida: 10.0
Fecha de defensa: 13/07/2023
- 3** **Título del trabajo:** Interference Analysis and Resource Management in Server Processors: From HPC to Cloud Computing
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Pons Escat, Lucía
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 04/07/2023
Mención de calidad: Si
- 4** **Título del trabajo:** Mejora de las prestaciones en sistemas con memorias no volátiles
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: AVARGUES GUTIERREZ, MIGUEL ANTONIO
Fecha de defensa: 27/09/2022
- 5** **Título del trabajo:** Integración de simuladores de tecnologías de memoria avanzadas con GPGPU-Sim
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: BAIGET ORTS, CARLOS JOSE
Calificación obtenida: 9.0
Fecha de defensa: 31/03/2022
- 6** **Título del trabajo:** Búsqueda de las vulnerabilidades Spectre y Meltdown en PowerPC
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: PLANELLS GARCIA, GERMAN
Calificación obtenida: 10.0
Fecha de defensa: 14/12/2021
- 7** **Título del trabajo:** Análisis de requerimientos y diseño de un controlador de memoria principal no volátil
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: AVARGUES GUTIERREZ, MIGUEL ANTONIO



Calificación obtenida: 10.0
Fecha de defensa: 16/09/2021

- 8 Título del trabajo:** Estrategias de ubicación de aplicaciones en núcleos SMT en procesadores Intel
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: NAVARRO EDO, MARTA
Fecha de defensa: 09/07/2021
- 9 Título del trabajo:** Photonic Interconnection Networks for Exascale Computers
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Duro Gómez, José
Calificación obtenida: SOBRESALIENTE
Fecha de defensa: 21/04/2021
Mención de calidad: Si
- 10 Título del trabajo:** Novel cache hierarchies with photonic interconnects for Chip Multiprocessors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Puche Lara, José
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 11/03/2021
Mención de calidad: Si
- 11 Título del trabajo:** Estudio de prestaciones de cargas de latencia crítica en sistemas SMT
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: WU, DEZHEN
Fecha de defensa: 19/02/2021
- 12 Título del trabajo:** Evaluación de procesadores OoO basados en la arquitectura RISC-V
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: BERGER LOPEZ, DEREK ANGELO
Calificación obtenida: 10.0
Fecha de defensa: 25/11/2020
- 13 Título del trabajo:** DeepP: Deep Learning Multi-Program Prefetch Configuration for the IBM POWER 8
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: LURBE SEMPERE, MANEL
Fecha de defensa: 11/09/2020
- 14 Título del trabajo:** Políticas de asignación de aplicaciones a núcleos en un Intel Xeon utilizando la metodología Top-Down
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: NAVARRO EDO, MARTA
Calificación obtenida: 9.5
Fecha de defensa: 14/07/2020



- 15 Título del trabajo:** Prestaciones y energía de esquemas de mapeo con precarga para aceleradores CNN sistólicos
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: CASTELLO I FERRER, PAU
Calificación obtenida: 9.5
Fecha de defensa: 20/09/2019
- 16 Título del trabajo:** Prestaciones y energía de esquemas de mapeo sin precarga para aceleradores CNN sistólicos
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: YAGO VICENT, EDUARDO
Calificación obtenida: 10.0
Fecha de defensa: 19/09/2019
- 17 Título del trabajo:** Mejorar las prestaciones del prefetcher utilizando técnicas de deep learning
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: LURBE SEMPERE, MANEL
Calificación obtenida: 10.0
Fecha de defensa: 18/09/2019
- 18 Título del trabajo:** Efficient L2 Cache Management to Boost GPGPU Performance
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Candel Margaix, Francisco
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 30/07/2019
Mención de calidad: Si
- 19 Título del trabajo:** Visualización de estudios de imagen médica realizados en hospitales externos en la historia clínica del paciente del hospital público de la Consellería de Sanitat
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: SANCHEZ VIDAL, MARIA SALOME
Calificación obtenida: 9.0
Fecha de defensa: 10/07/2019
- 20 Título del trabajo:** Gestión eficiente del espacio de la LLC en procesadores de altas prestaciones
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: PONS ESCAT, LUCIA
Fecha de defensa: 10/07/2019
- 21 Título del trabajo:** Regulación de la prebúsqueda en tiempo de ejecución en el IBM POWER8
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: NAVARRO SERRA, CARLOS
Fecha de defensa: 10/07/2019



- 22** **Título del trabajo:** Adaptive Prefetching and Cache Partitioning for Multicore Processors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Selfa Oliver, Vicent
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 05/10/2018
Mención de calidad: Si
- 23** **Título del trabajo:** Evaluación de aplicaciones en una GPU Nvidia Titan X y modelado de la GPU
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: CHECA MUELAS, ALBERTO
Calificación obtenida: 10.0
Fecha de defensa: 21/09/2018
- 24** **Título del trabajo:** Mejora de las prestaciones de la GPU mediante planificación de aplicaciones concurrentes
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: BASELGA MASIA, DAVID
Fecha de defensa: 17/09/2018
- 25** **Título del trabajo:** Regulación de la prebúsqueda considerando el ancho de banda de memoria en el IBM Power8
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: NAVARRO SERRA, CARLOS
Calificación obtenida: 10.0
Fecha de defensa: 13/07/2018
- 26** **Título del trabajo:** Mejora de prestaciones de procesadores comerciales utilizando la tecnología Intel CAT
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: PONS ESCAT, LUCIA
Calificación obtenida: 10.0
Fecha de defensa: 12/07/2018
- 27** **Título del trabajo:** Evaluación experimental de los mecanismos de prebúsqueda en el IBM Power8
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: CARMONA VILA, JAHEL
Calificación obtenida: 10.0
Fecha de defensa: 18/12/2017
- 28** **Título del trabajo:** Estrategias de ubicación de procesos en núcleos para Sistemas de Tiempo Real "Soft" con multinúcleos SMT
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: FURIO NOVEJARQUE, CLARA
Fecha de defensa: 26/07/2017



- 29** **Título del trabajo:** Caracterización de aplicaciones GPU y estudio de interferencias en una GPU Nvidia GeForce Titan X
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: BASELGA MASIA, DAVID
Calificación obtenida: 9.0
Fecha de defensa: 17/07/2017
- 30** **Título del trabajo:** Improving Energy and Area Scalability of the Cache Hierarchy in CMPs
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Valls Mompó, Joan Josep
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 02/03/2017
Mención de calidad: Si
- 31** **Título del trabajo:** Contention-Aware Scheduling for SMT Multicore Processors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Feliu Pérez, Josué
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 22/02/2017
Mención de calidad: Si
- 32** **Título del trabajo:** IMPROVING SCHEDULABILITY ON THE SMT MULTICORE Intel XEON E-5645 UNDER REAL-TIME SYSTEMS
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: FURIO NOVEJARQUE, CLARA
Calificación obtenida: 9.5
Fecha de defensa: 14/07/2016
- 33** **Título del trabajo:** Cache architectures based on heterogeneous technologies to deal with manufacturing errors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Lorente Garcés, Vicente Jesús
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 16/11/2015
Mención de calidad: No
- 34** **Título del trabajo:** Virtualización. Instalación y configuración de VMware en la Dirección General de Tecnologías de la Información
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: APARICIO LOPEZ, ANGEL
Calificación obtenida: 9.0
Fecha de defensa: 30/09/2015
- 35** **Título del trabajo:** Estudio de la viabilidad de una red híbrida foto-eléctrica
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València



Alumno/a: PUCHE LARA, JOSE
Fecha de defensa: 11/09/2015

- 36 Título del trabajo:** Arquitectura de memoria para explotar la localidad y el paralelismo a nivel de banco
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: DURO GOMEZ, JOSE
Fecha de defensa: 11/09/2015
- 37 Título del trabajo:** Dynamic Power-Aware Techniques for Real-Time Multicore Embedded Systems
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: March Cabrelles, José Luis
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 15/12/2014
Mención de calidad: Si
- 38 Título del trabajo:** DISEÑO DE CONTROLADORES DE MEMORIA EFICIENTES PARA FUTUROS SISTEMAS
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: NAVARRO ALFONSO, PAULA
Fecha de defensa: 25/09/2014
- 39 Título del trabajo:** ADAPTIVE PREFETCH FOR MULTICORES
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: SELFA OLIVER, VICENT
Fecha de defensa: 12/09/2014
- 40 Título del trabajo:** CARACTERIZACIÓN DEL SISTEMA DE MEMORIA DE UNA GPGPU
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: CANDEL MARGAIX, FRANCISCO
Fecha de defensa: 12/09/2014
- 41 Título del trabajo:** Evaluación de la jerarquía de cache en procesadores multinúcleo
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: VIVAS VIVAS, JULIO ANTONIO
Calificación obtenida: 10.0
Fecha de defensa: 11/09/2014
- 42 Título del trabajo:** PREBÚSQUEDA ADAPTATIVA PARA PROCESADORES MULTINÚCLEO
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: SELFA OLIVER, VICENT
Calificación obtenida: 10.0
Fecha de defensa: 26/09/2013



- 43** **Título del trabajo:** DISEÑO DE CONTROLADORES DE MEMORIA PARA SISTEMAS MULTICORE BASADOS EN PREBÚSQUEDA
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: NAVARRO ALFONSO, PAULA
Calificación obtenida: 10.0
Fecha de defensa: 26/09/2013
- 44** **Título del trabajo:** Hybrid caches: design and data management
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Valero Bresó, Alejandro
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 16/09/2013
Mención de calidad: Si
- 45** **Título del trabajo:** Scheduling Local and Remote Memory in Cluster Computers
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Serrano Gómez, Mónica
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 18/07/2013
Mención de calidad: Si
- 46** **Título del trabajo:** PS-ARCHITECTURE: A SCALABLE AND ENERGY-EFFICIENT ARCHITECTURE FOR CMP NUCAS
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: VALLS MOMPO, JOAN JOSEP
Fecha de defensa: 12/07/2013
- 47** **Título del trabajo:** Accurate workload design for web performance evaluation.
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Peña Ortiz, Raúl
Calificación obtenida: APTO (cum laude)
Fecha de defensa: 21/01/2013
Mención de calidad: No
- 48** **Título del trabajo:** PINT, HERRAMIENTA DE SIMULACIÓN BASADA EN TRAZAS PIN
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: IZQUIERDO RIERA, FRANCISCO BLAS
Calificación obtenida: 9.0
Fecha de defensa: 28/09/2012
- 49** **Título del trabajo:** CACHÉ DE DIRECTORIO MULTINIVEL ESCALABLE PARA CMP NUCAS
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: VALLS MOMPO, JOAN JOSEP
Calificación obtenida: 10.0



Fecha de defensa: 27/09/2012

- 50** **Título del trabajo:** PLANIFICACIÓN DE TAREAS CONSIDERANDO LA CONTENCIÓN EN LA JERARQUÍA DE MEMORIA DE PROCESADORES MULTINÚCLEO
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: FELIU PEREZ, JOSUE
Fecha de defensa: 26/07/2012
- 51** **Título del trabajo:** A DYNAMIC POWER-AWARE PARTITIONER WITH REAL-TIME TASK MIGRATION FOR EMBEDDED MULTICORE PROCESSORS
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: MARCH CABRELLES, JOSE LUIS
Fecha de defensa: 22/06/2012
- 52** **Título del trabajo:** UTILISING MULTIPLE GPU CARDS AND MULTIPLE HOSTS
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: PALACIOS PIQUERES, DAVID
Calificación obtenida: 7.6
Fecha de defensa: 30/09/2011
- 53** **Título del trabajo:** PLANIFICACIÓ MULTINIVELL PER A OPTIMITZAR L'US DE L'AMPLE DE BANDA DE LA JERARQUIA DE MEMORIA EN MULTINUCLIS
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: FELIU PEREZ, JOSUE
Calificación obtenida: 9.0
Fecha de defensa: 26/07/2011
- 54** **Título del trabajo:** AVALUACIÓ DE TOPOLOGIES DE XARXES D'INTERCONNEXIÓ PER A PROCESSADORS MULTINUCLI
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: SARAGOSSA OLIVER, JOSEP RAMON
Calificación obtenida: 9.0
Fecha de defensa: 18/07/2011
- 55** **Título del trabajo:** DISENY DE COCHES DE DADES L1 MITJANÇANT TECHNOLOGIA SRAM I EDRAM
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: VALERO BRESO, ALEJANDRO
Fecha de defensa: 24/06/2011
- 56** **Título del trabajo:** Out-of-Order Retirement of Instructions in Superscalar, Multithreaded, and Multicore Processors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Ubal Tena, Rafael
Calificación obtenida: SOBRESALIENTE (cum laude)



Fecha de defensa: 06/07/2010

Mención de calidad: Si

- 57 Título del trabajo:** "REDUCCIÓN DE CONSUMO EN PROCESADORES MULTICORE-MULTITHREAD DE GRANO GRUESO BAJO CARGAS DE TIEMPO REAL"
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: MARCH CABRELLES, JOSE LUIS
Calificación obtenida: 9.0
Fecha de defensa: 20/01/2010
- 58 Título del trabajo:** INTER-MOTHERBOARD MEMORY SCHEDULING
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: SERRANO GOMEZ, MONICA
Fecha de defensa: 18/12/2009
- 59 Título del trabajo:** "DISSENY I IMPLEMENTACIÓ (MAQUINARI I PROGRAMARI) D'UN CONTROLADOR DE MAQUETES DE TREN MITJANÇANT PC"
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: FUAMBUENA LEIVA, ALEJANDRO
Calificación obtenida: 9.0
Fecha de defensa: 14/09/2009
- 60 Título del trabajo:** "REDUCCIÓ DEL CONSUM ENERGÈTIC EN MEMÒRIES CACHE UTILITZANT CEL·LES ESTÀTICO-DINÀMIQUES"
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: VALERO BRESO, ALEJANDRO
Calificación obtenida: 9.0
Fecha de defensa: 04/05/2009
- 61 Título del trabajo:** DISEÑO E IMPLEMENTACIÓN DE PLANIFICADORES CON AHORRO ENERGÉTICO PARA TAREAS DE TIEMPO REAL ESTRUCTAS Y NO ESTRUCTAS EN PROCESADORES MULTICORE MULTITHREAD
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: BAUTISTA RAYO, DIANA
Fecha de defensa: 19/12/2008
- 62 Título del trabajo:** DETECCIÓN AUTOMÁTICA DE PARALELISMO A NIVEL DE FUNCIÓN
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: YUSTE ROMERO, DAVID
Fecha de defensa: 18/12/2008
- 63 Título del trabajo:** OUT-OF-ORDER RETIREMENT OF INSTRUCTIONS IN SUPERSCALAR AND MULTITHREADED PROCESSORS
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: UBAL TENA, RAFAEL



Fecha de defensa: 21/12/2007

- 64** **Título del trabajo:** "REDUCCIÓN DEL NÚMERO DE BITS DE ETIQUETA Y DATOS EN EL BTB PARA REDUCIR EL CONSUMO DINÁMICO, ESTÁTICO, EL ÁREA Y EL TIEMPO DE ACCESO."
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: TOMAS ARNAU, NOEL
Calificación obtenida: 9.0
Fecha de defensa: 03/12/2007
- 65** **Título del trabajo:** "DETECCIÓN AUTOMÁTICA DE PARALELISMO A NIVEL DE FUNCIÓN"
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: YUSTE ROMERO, DAVID
Calificación obtenida: 10.0
Fecha de defensa: 18/07/2007
- 66** **Título del trabajo:** "REDUCCIÓN DE CONSUMO DE ENERGÍA ESTÁTICA EN MEMORIAS CACHE MEDIANTE APAGADO DE CEROS"
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: UBAL TENA, RAFAEL
Calificación obtenida: 9.9
Fecha de defensa: 20/07/2006
- 67** **Título del trabajo:** RESOLUCIÓ I REDUCCIÓ DE PROBLEMAS DE RENDIMENT ALS SERVIDORS D'UNA EMPRESA
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: MOMPO GARCIA, SALVADOR
Calificación obtenida: 9.0
Fecha de defensa: 02/09/2005
- 68** **Título del trabajo:** "REDUCCIÓN DEL CONSUMO DE ENERGÍA ESTÁTICA EN LAS MEMORIAS CACHE".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: SUCH APARICIO, JOSE MIGUEL
Calificación obtenida: 9.9
Fecha de defensa: 21/07/2005
- 69** **Título del trabajo:** EXTENSIÓN DEL PCS PIM PARA SIMULAR MEMORIA CACHE DE DATOS
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: TOMAS ARNAU, NOEL
Calificación obtenida: 9.0
Fecha de defensa: 15/07/2005
- 70** **Título del trabajo:** MODELADO DEL COMPORTAMIENTO DE LOS USUARIOS DE LA WEB
Tipo de proyecto: Trabajo conducente a obtención de DEA
Entidad de realización: Universitat Politècnica de València
Alumno/a: PEÑA ORTIZ, RAUL



Calificación obtenida: 10.0
Fecha de defensa: 26/05/2005

- 71 Título del trabajo:** SIMULADOR DE CIRCUITOS EN COMA FLOTANTE
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: UBAL TENA, RAFAEL
Calificación obtenida: 9.0
Fecha de defensa: 21/07/2004
- 72 Título del trabajo:** IMPLEMENTACIÓN EN XILINX DE CIRCUITOS ARITMÉTICOS DE COMA FLOTANTE
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: SANCHEZ GARCIA, JOSE CARLOS
Calificación obtenida: 9.0
Fecha de defensa: 21/07/2004
- 73 Título del trabajo:** IMPLEMENTACIÓN EN XILINX DE CIRCUITOS ARITMÉTICOS DE COMA FLOTANTE
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: BOUDAHLA, MOHAMMED KARIM
Calificación obtenida: 9.0
Fecha de defensa: 21/07/2004
- 74 Título del trabajo:** CARACTERIZACIÓN DE LA CARGA DE UN SERVIDOR WEB
Tipo de proyecto: Trabajo conducente a obtención de DEA
Entidad de realización: Universitat Politècnica de València
Alumno/a: HERNANDEZ SILVA, JOSE
Calificación obtenida: 6.0
Fecha de defensa: 20/04/2004
- 75 Título del trabajo:** Efficient Home-Based protocols for reducing asynchronous communication in shared virtual memory systems.
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Petit Martí, Salvador Vicente
Calificación obtenida: SOBRESALIENTE CUM LAUDE
Fecha de defensa: 10/02/2003
Mención de calidad: No
- 76 Título del trabajo:** "DISEÑO, IMPLEMENTACIÓN Y VERIFICACIÓN DE UN PROCESADOR MONOCICLO UTILIZANDO LA HERRAMIENTA DE DISEÑO XILINX".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: TUR SALOM, XAVIER
Calificación obtenida: 9.0
Fecha de defensa: 30/09/2002
- 77 Título del trabajo:** LABORATORIO DE SIMULACION DIGITAL (LSD)
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València



Alumno/a: MANSANET PEREZ, JOSE VICENTE

Calificación obtenida: 10.0

Fecha de defensa: 26/07/2001

78 Título del trabajo: AUTOMATIZACION DE LA GESTION DE UNA BIBLIOTECA PUBLICA MUNICIPAL USANDO BASE DE DATOS

Tipo de proyecto: Trabajo Fin de Grado

Entidad de realización: Universitat Politècnica de València

Alumno/a: CLAVER LOPEZ, VICTOR

Calificación obtenida: 8.0

Fecha de defensa: 20/09/2000

79 Título del trabajo: LABORATORIO DE SIMULACION DIGITAL

Tipo de proyecto: Trabajo Fin de Grado

Entidad de realización: Universitat Politècnica de València

Alumno/a: RUBIO SAPIÑA, AURELIO

Calificación obtenida: 10.0

Fecha de defensa: 28/07/2000

80 Título del trabajo: LABORATORIO DE SIMULACION Y DISEÑO DE PROCESADORES

Tipo de proyecto: Trabajo Fin de Grado

Entidad de realización: Universitat Politècnica de València

Alumno/a: PEÑALBA GALIANA, ENRIQUE

Calificación obtenida: 10.0

Fecha de defensa: 01/09/1999

81 Título del trabajo: "DISEÑO, IMPLEMENTACION E INSTRUMENTACION DE UNA BASE DE DATOS RELACIONAL PARA UN HOSPITAL COMARCAL".

Tipo de proyecto: Trabajo Fin de Grado

Entidad de realización: Universitat Politècnica de València

Alumno/a: DESTRUELS MORENO, VICENTE

Calificación obtenida: 10.0

Fecha de defensa: 22/07/1996

82 Título del trabajo: "MECANIZACION DE LA PARAMETRIZACION DE MODELOS DE REDES DE COLA EN SISTEMAS UNIX".

Tipo de proyecto: Trabajo Fin de Grado

Entidad de realización: Universitat Politècnica de València

Alumno/a: MONTE HERNANDEZ, RAUL VICENTE

Calificación obtenida: 10.0

Fecha de defensa: 30/01/1996

83 Título del trabajo: CONSTRUCCION DE UN MODELO DE REDES DE COLAS

Tipo de proyecto: Trabajo Fin de Grado

Entidad de realización: Universitat Politècnica de València

Alumno/a: PALMER COMPAÑ, DAVID

Calificación obtenida: 10.0

Fecha de defensa: 27/09/1993



- 84** **Título del trabajo:** APLICACION DE TECNICAS ANALITICAS A PROBLEMAS DE SELECCION DE SISTEMAS X-BASIC
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: RUIZ MOLINA, VICTOR MANUEL
Calificación obtenida: 10.0
Fecha de defensa: 14/07/1993
- 85** **Título del trabajo:** TECNICAS DE SOLUCION ANALITICAS PARA DISCIPLINAS DE PLANIFICACION DEL PROCESADOR
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: SEGOVIA CORBACHO, ANA MARIA
Calificación obtenida: 10.0
Fecha de defensa: 27/04/1993
- 86** **Título del trabajo:** " ENTORNO GRÁFICO Y NUCLEO COMPUTACIONAL DE UN PAQUETE DE MODELADO DE REDES DE COLAS : TÉCNICAS ANALÍTICAS Y DE SIMULACIÓN "
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: RUIZ BELLOVI, SERGIO
Calificación obtenida: 10.0
Fecha de defensa: 19/12/1991
- 87** **Título del trabajo:** RESOLUCION ANALITICA PARA REDES CON MODELOS DE CARGA MULTICLASE MEDIANTE LA TECNICA DE AVM Y SOLUCION APROXIMADA
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: RUIZ BELLOVI, SERGIO
Calificación obtenida: 10.0
Fecha de defensa: 17/07/1990

Tutorías académicas de estudiantes

- 1** **Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 4
- 2** **Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 2
- 3** **Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 1
- 4** **Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 2

Publicaciones docentes o de carácter pedagógico, libros, artículos, etc.

- 1** Xavier Molero Prieto; José Flich Cardo; Julio Sahuquillo Borrás; Alvaro Domenech Pujol; Ángel Rodas Jordá; Jorge Vicente Real Sáez; José Miguel Valiente González. Problemes resolts d'estructura de computadores. Editorial de la UPV, 2005. ISBN 84-9705-861-5
Tipo de soporte: Libro
- 2** Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Lenin Guillermo Lemus Zúñiga; Xavier Molero Prieto; Rafael Ors Carot; Francisco Rodríguez Ballester. Introducción a los computadores. Servei de Publicacions de la UPV, 1997. ISBN 84-7721-558-8
Tipo de soporte: Libro
- 3** Juan Carlos Baraza Calvo; José Antonio Gil Salinas; Milagros Martínez Díaz; Xavier Molero Prieto; Rafael Ors Carot; M^a Lourdes Peñalver Herrero; Ana Pont Sanjuan; Jorge Vicente Real Sáez; Antonio Robles Martínez; Ángel Rodas Jordá; Julio Sahuquillo Borrás; José Miguel Valiente González. Experiencias en estructura de computadores. SP-UPV, 1996. ISBN 84-7721-433-6
Tipo de soporte: Libro

Participación en proyectos de innovación docente

- 1** **Título del proyecto:** Participación en Proyectos de Innovación Docente (PACE)
- 2** **Título del proyecto:** Grupo de Innovación Docente UPV

Participación en congresos con ponencias orientadas a la formación docente

- 1** **Nombre del evento:** 5th NSF/TCPP Workshop on Parallel and Distributed Computing Education (EduPar-15) in conjunction with 29th IEEE International Parallel & Distributed Processing Symposium
Ciudad de celebración: Hyderabad, India,
Fecha de presentación: 27/05/2015
A Research-Oriented Course on Advanced Multicore Architecture. pp. 760 - 765. IEEE Computer Society, ISSN 0-7695-5510-1
- 2** **Nombre del evento:** XIX Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI 2013)
Ciudad de celebración: Castellón de la Plana, España,
Fecha de presentación: 12/07/2013
Motivación del estudiante hacia la arquitectura del procesador. pp. 75 - 82. Publicacions de la Universitat Jaume I, ISSN 978-84-695-8051-6
- 3** **Nombre del evento:** Workshop on Computer Architecture Education (WCAE 2007)
Ciudad de celebración: San Diego, Estados Unidos,
Fecha de presentación: 09/06/2007
Understanding Cache Hierarchy Interactions with a Program Driven Simulator. pp. 30 - 37. Actas,



- 4 Nombre del evento:** XII Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Ciudad de celebración: Deusto, España,
Fecha de presentación: 12/07/2006
RACFP: una herramienta didáctica para el estudio. pp. 135 - 140. Universidad de Deusto, ISSN 84-9732-545-1
- 5 Nombre del evento:** XII Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Ciudad de celebración: Deusto, España,
Fecha de presentación: 12/07/2006
Universidad e Informática en los Ciclos Formativos de Grado Superior. pp. 435 - 442. Universidad de Deusto, ISSN 84-9732-545-1
- 6 Nombre del evento:** Workshop on Computer Architecture Education (WCAE 2006)
Ciudad de celebración: Boston, Estados Unidos,
Fecha de presentación: 01/06/2006
An Execution-Driven Simulation Tool for Teaching Cache Memories in Introductory Computer Organization Courses. pp. 18 - 24. WCAE,
- 7 Nombre del evento:** X Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Ciudad de celebración: Alicante, España,
Fecha de presentación: 14/07/2004
La aritmética del computador en el diseño curricular. pp. 151 - 157. Thomson, ISSN 84-9732-334-3
- 8 Nombre del evento:** X Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Ciudad de celebración: Alicante, España,
Fecha de presentación: 14/07/2004
Un modelo de diseño curricular de informática orientado a la obtención de competencias. pp. 89 - 94. Thomson, ISSN 84-9732-334-3
- 9 Nombre del evento:** IX Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Ciudad de celebración: Cádiz, España,
Fecha de presentación: 11/07/2003
Prácticas de Diseño de Sistemas de Memoria. pp. 79 - 85. Universidad de Cádiz, ISSN 84-283-2845-5
- 10 Nombre del evento:** IX Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Ciudad de celebración: Cádiz, España,
Fecha de presentación: 11/07/2003
Prácticas Experimentales de Memorias Cache. pp. 71 - 78. Universidad de Cádiz, ISSN 84-283-2845-5
- 11 Nombre del evento:** IX Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Ciudad de celebración: Cádiz, España,
Fecha de presentación: 11/07/2003
Simulador didáctico de gestión de memoria con interfaz de autoaprendizaje basado en WWW. pp. 539 - 546. Universidad de Cádiz, ISSN 84-283-2845-5
- 12 Nombre del evento:** VIII Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Ciudad de celebración: Cáceres, España,
Fecha de presentación: 01/07/2002
Impacto del nuevo software de simulación en las prácticas de estructuras de computadores. pp. 139 - 146. Universidad de Extremadura, ISSN 84-600-9782-X



- 13 Nombre del evento:** VII Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI 2001)
Ciudad de celebración: Palma de Mallorca, España,
Fecha de presentación: 16/07/2001
Diseño de experiencias prácticas sobre memoria cache. pp. 3 - 8. Universidad de las Islas Baleares, ISSN 84-7632-657-2
- 14 Nombre del evento:** VI Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI 2000)
Ciudad de celebración: Alcalá de Henares, España,
Fecha de presentación: 25/09/2000
La Asignatura Redes de Area Local en la Ingeniería Informática de la UPV: Teoría y Prácticas. pp. 625 - 630. Universidad de Alcalá, ISSN 84-8138-409-7
- 15 Nombre del evento:** VI Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI 2000)
Ciudad de celebración: Alcalá de Henares, España,
Fecha de presentación: 25/09/2000
Prácticas de ensamblador. pp. 60 - 66. Universidad de Alcalá, ISSN 84-8138-409-7
- 16 Nombre del evento:** VI Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI 2000)
Ciudad de celebración: Alcalá de Henares, España,
Fecha de presentación: 25/09/2000
Uso del Lenguaje Ensamblador para Prácticas de Aritmética. pp. 81 - 87. Universidad de Alcalá, ISSN 84-8138-409-7
- 17 Nombre del evento:** V Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI '99)
Ciudad de celebración: La Almunia, Zaragoza, España,
Fecha de presentación: 25/10/1999
Formación de libre configuración en la UPV: administración y seguridad en WNT. pp. 391 - 396. Escuela Universitaria Politécnica La Almunia, ISSN 84-605-9617-6
- 18 Nombre del evento:** V Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI '99)
Ciudad de celebración: La Almunia, Zaragoza, España,
Fecha de presentación: 25/10/1999
Uso del PowerPoint e Internet en la Enseñanza Universitaria. pp. 149 - 154. Escuela Universitaria Politécnica La Almunia, ISSN 84-605-9617-6
- 19 Nombre del evento:** VII Congreso Universitario de Innovación Educativa en las Enseñanzas Técnicas (CUIEET)
Ciudad de celebración: Huelva, España,
Fecha de presentación: 15/09/1999
Impacto de las Nuevas Tecnologías en la Enseñanza de la Asignatura de Fundamentos de Computadores. pp. 491 - 500. IMPRENTA SAND, ISSN 84-931043-1-0
- 20 Nombre del evento:** VI Congreso Universitario de Innovación Educativa en las Enseñanzas Técnicas (CUIEET)
Ciudad de celebración: Las Palmas, España,
Fecha de presentación: 09/09/1998
La unidad de control y la ruta de datos: implementaciones monociclo, microprogramada y multiciclo para un mismo conjunto de instrucciones. pp. 421 - 431. Servicio de Publicaciones y Producción documental de la Universidad de las Palmas de Gran Canaria, ISSN 84-89728-69-0
- 21 Nombre del evento:** IV Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI '98)
Ciudad de celebración: Sant Julià de Lòria, Andorra,
Fecha de presentación: 09/07/1998



Curso de Laboratorio Junior para el estudio del procesador. pp. 27 - 33. Ingeniería i Arquitectura La Salle, ISSN 84-922538-3-5

- 22** **Nombre del evento:** IV Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI '98)
Ciudad de celebración: Sant Julià de Lòria, Andorra,
Fecha de presentación: 09/07/1998
Diseño de procesadores educativos: alternativa de diseño multiciclo. pp. 0 - 0. Ingeniería i Arquitectura La Salle, ISSN 84-922538-3-5
- 23** **Nombre del evento:** IV Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI '98)
Ciudad de celebración: Sant Julià de Lòria, Andorra,
Fecha de presentación: 09/07/1998
Las asignaturas de la Unidad Docente de Estructuras de Computadores en la Universidad Politécnica de Valencia. pp. 17 - 22. Ingeniería i Arquitectura La Salle, ISSN 84-922538-3-5

Premios de innovación docente recibidos

- 1** **Nombre del premio:** MH 26660131 - Proy: Caracterización de prestaciones y análisis consumo energético en un procesador ARM Thunder X2
Fecha de concesión: 2023
- 2** **Nombre del premio:** MH 74013869 - Proy: Mejora de las prestaciones en sistemas con memorias no volátiles
Fecha de concesión: 2022
- 3** **Nombre del premio:** MH 3153453 - Proy: Estrategias de ubicación de aplicaciones en núcleos SMT en procesadores Intel
Fecha de concesión: 2021
- 4** **Nombre del premio:** MH 49571237 - Proy: Búsqueda de las vulnerabilidades Spectre y Meltdown en PowerPC
Fecha de concesión: 2021
- 5** **Nombre del premio:** MH 74013869 - Proy: Análisis de requerimientos y diseño de un controlador de memoria principal no volátil
Fecha de concesión: 2021
- 6** **Nombre del premio:** MH 20238430 - Proy: DeepP: Deep Learning Multi-Program Prefetch Configuration for the IBM POWER 8
Fecha de concesión: 2020
- 7** **Nombre del premio:** MH 23954318 - Proy: Evaluación de procesadores OoO basados en la arquitectura RISC-V
Fecha de concesión: 2020
- 8** **Nombre del premio:** MH 20238430 - Proy: Mejorar las prestaciones del prefetcher utilizando técnicas de deep learning
Fecha de concesión: 2019
- 9** **Nombre del premio:** MH 23322229 - Proy: Regulación de la prebúsqueda en tiempo de ejecución en el IBM POWER8
Fecha de concesión: 2019



- 10 Nombre del premio:** MH 23322229 - Proy: Regulación de la prebúsqueda en tiempo de ejecución en el IBM POWER8
Fecha de concesión: 2019
- 11 Nombre del premio:** MH 73597379 - Proy: Prestaciones y energía de esquemas de mapeo sin precarga para aceleradores CNN sistólicos
Fecha de concesión: 2019
- 12 Nombre del premio:** MH 23322229 - Proy: Regulación de la prebúsqueda considerando el ancho de banda de memoria en el IBM Power8
Fecha de concesión: 2018
- 13 Nombre del premio:** MH 35594780 - Proy: Mejora de prestaciones de procesadores comerciales utilizando la tecnología Intel CAT
Fecha de concesión: 2018
- 14 Nombre del premio:** MH 4629132 - Proy: Evaluación de aplicaciones en una GPU Nvidia Titan X y modelado de la GPU
Fecha de concesión: 2018
- 15 Nombre del premio:** MH 53383440 - Proy: Mejora de las prestaciones de la GPU mediante planificación de aplicaciones concurrentes
Fecha de concesión: 2018
- 16 Nombre del premio:** MH 48707913 - Proy: Estrategias de ubicación de procesos en núcleos para Sistemas de Tiempo Real "Soft" con multinúcleos SMT
Fecha de concesión: 2017
- 17 Nombre del premio:** MH 73402812 - Proy: Evaluación experimental de los mecanismos de prebúsqueda en el IBM Power8
Fecha de concesión: 2017
- 18 Nombre del premio:** Premio Tesis - Proy: Contention-Aware Scheduling for SMT Multicore Processors
Fecha de concesión: 2016
- 19 Nombre del premio:** MH 71225114 - Proy: Estudio de la viabilidad de una red híbrida foto-eléctrica
Fecha de concesión: 2015
- 20 Nombre del premio:** MH 71225114 - Proy: Estudio de la viabilidad de una red híbrida foto-eléctrica
Fecha de concesión: 2015
- 21 Nombre del premio:** MH 20060028 - Proy: DISEÑO DE CONTROLADORES DE MEMORIA EFICIENTES PARA FUTUROS SISTEMAS
Fecha de concesión: 2014
- 22 Nombre del premio:** MH 20848943 - Proy: ADAPTIVE PREFETCH FOR MULTICORES
Fecha de concesión: 2014



- 23** **Nombre del premio:** MH 20848943 - Proy: ADAPTIVE PREFETCH FOR MULTICORES
Fecha de concesión: 2014
- 24** **Nombre del premio:** MH 76120618 - Proy: Evaluación de la jerarquía de cache en procesadores multinúcleo
Fecha de concesión: 2014
- 25** **Nombre del premio:** MH 20060028 - Proy: DISEÑO DE CONTROLADORES DE MEMORIA PARA SISTEMAS MULTICORE BASADOS EN PREBÚSQUEDA
Fecha de concesión: 2013
- 26** **Nombre del premio:** MH 20060028 - Proy: DISEÑO DE CONTROLADORES DE MEMORIA PARA SISTEMAS MULTICORE BASADOS EN PREBÚSQUEDA
Fecha de concesión: 2013
- 27** **Nombre del premio:** MH 29212026 - Proy: PS-ARCHITECTURE: A SCALABLE AND ENERGY-EFFICIENT ARCHITECTURE FOR CMP NUCAS
Fecha de concesión: 2013
- 28** **Nombre del premio:** MH 20453850 - Proy: PLANIFICACIÓN DE TAREAS CONSIDERANDO LA CONTENCIÓN EN LA JERARQUÍA DE MEMORIA DE PROCESADORES MULTINÚCLEO
Fecha de concesión: 2012
- 29** **Nombre del premio:** MH 29212026 - Proy: CACHÉ DE DIRECTORIO MULTINIVEL ESCALABLE PARA CMP NUCAs
Fecha de concesión: 2012
- 30** **Nombre del premio:** MH 53361579 - Proy: A DYNAMIC POWER-AWARE PARTITIONER WITH REAL-TIME TASK MIGRATION FOR EMBEDDED MULTICORE PROCESSORS
Fecha de concesión: 2012
- 31** **Nombre del premio:** Premio Tesis - Proy: Hybrid caches: design and data management
Fecha de concesión: 2012
- 32** **Nombre del premio:** MH 48581928 - Proy: DISEÑO DE COCHES DE DADOS L1 MITJANÇANT TECNOLOGIA SRAM I EDRAM
Fecha de concesión: 2011
- 33** **Nombre del premio:** MH 73575025 - Proy: INTER-MOTHERBOARD MEMORY SCHEDULING
Fecha de concesión: 2009
- 34** **Nombre del premio:** MH 53358584 - Proy: DETECCIÓN AUTOMÁTICA DE PARALELISMO A NIVEL DE FUNCIÓN
Fecha de concesión: 2008
- 35** **Nombre del premio:** MH 53601804 - Proy: DISEÑO E IMPLEMENTACIÓN DE PLANIFICADORES CON AHORRO ENERGÉTICO PARA TAREAS DE TIEMPO REAL ESTRUCTAS Y NO ESTRUCTAS EN PROCESADORES MULTICORE MULTITHREAD
Fecha de concesión: 2008



- 36** **Nombre del premio:** MH 24392227 - Proy: OUT-OF-ORDER RETIREMENT OF INSTRUCTIONS IN SUPERSCALAR AND MULTITHREADED PROCESSORS
Fecha de concesión: 2007
- 37** **Nombre del premio:** MH 53358584 - Proy: "DETECCIÓN AUTOMÁTICA DE PARALELISMO A NIVEL DE FUNCIÓN"
Fecha de concesión: 2007
- 38** **Nombre del premio:** MH 33453408 - Proy: MODELADO DEL COMPORTAMIENTO DE LOS USUARIOS DE LA WEB
Fecha de concesión: 2005
- 39** **Nombre del premio:** MH 20019502 - Proy: LABORATORIO DE SIMULACION DIGITAL (LSD)
Fecha de concesión: 2001
- 40** **Nombre del premio:** MH 73558535 - Proy: LABORATORIO DE SIMULACION DIGITAL
Fecha de concesión: 2000
- 41** **Nombre del premio:** MH 20432576 - Proy: LABORATORIO DE SIMULACION Y DISEÑO DE PROCESADORES
Fecha de concesión: 1999
- 42** **Nombre del premio:** MH 25403555 - Proy: "MECANIZACION DE LA PARAMETRIZACION DE MODELOS DE REDES DE COLA EN SISTEMAS UNIX".
Fecha de concesión: 1996
- 43** **Nombre del premio:** MH 73765720 - Proy: "DISEÑO, IMPLEMENTACION E INSTRUMENTACION DE UNA BASE DE DATOS RELACIONAL PARA UN HOSPITAL COMARCAL".
Fecha de concesión: 1996
- 44** **Nombre del premio:** MH 22557259 - Proy: TECNICAS DE SOLUCION ANALITICAS PARA DISCIPLINAS DE PLANIFICACION DEL PROCESADOR
Fecha de concesión: 1993
- 45** **Nombre del premio:** MH 29018185 - Proy: CONSTRUCCION DE UN MODELO DE REDES DE COLAS
Fecha de concesión: 1993
- 46** **Nombre del premio:** MH 74316705 - Proy: APLICACION DE TECNICAS ANALITICAS A PROBLEMAS DE SELECCION DE SISTEMAS X-BASIC
Fecha de concesión: 1993
- 47** **Nombre del premio:** MH 18964092 - Proy: " ENTORNO GRÁFICO Y NUCLEO COMPUTACIONAL DE UN PAQUETE DE MODELADO DE REDES DE COLAS : TÉCNICAS ANALÍTICAS Y DE SIMULACIÓN "
Fecha de concesión: 1991
- 48** **Nombre del premio:** MH 18964092 - Proy: RESOLUCION ANALITICA PARA REDES CON MODELOS DE CARGA MULTICLASE MEDIANTE LA TECNICA DE AVM Y SOLUCION APROXIMADA
Fecha de concesión: 1990

Experiencia científica y tecnológica

Grupos/equipos de investigación, desarrollo o innovación

Nombre del grupo: Grupo de Arquitecturas Paralelas - Dpto. De Informática De Sistemas Y Computadores

Actividad científica o tecnológica

Proyectos de I+D+i financiados en convocatorias competitivas de Administraciones o entidades públicas y privadas

- 1** **Nombre del proyecto:** MEJORA DEL PROCESADOR, SUBSISTEMA DE MEMORIA, ACELERADORES Y REDES (PRE2022-102268)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 2
Entidad/es financiadora/s:
AGENCIA ESTATAL DE INVESTIGACION
Fecha de inicio: 01/10/2023 **Duración:** 2 meses - 27 días
Cuantía total: 0 €
- 2** **Nombre del proyecto:** SCALABLE MULTI-CHIP QUANTUM ARCHITECTURES ENABLED BY CRYOGENIC WIRELESS /QUANTUM - COHERENT NETWORK-IN PACKAGE (101099697)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): CARMEN GARCIA ALMUDEVER
Nº de investigadores/as: 6
Entidad/es financiadora/s:
COMISION DE LAS COMUNIDADES EUROPEA
Fecha de inicio: 01/06/2023 **Duración:** 3 años - 11 meses - 30 días
Cuantía total: 447.375 €
- 3** **Nombre del proyecto:** Convocatoria 2021 de las ayudas Ramón y Cajal de la Agencia Estatal de Investigación. (RYC2021-030862-I)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 2
Entidad/es financiadora/s:
MINISTERIO DE CIENCIA E INNOVACION
Fecha de inicio: 01/01/2023 **Duración:** 4 años - 11 meses - 30 días
Cuantía total: 199.125 €



- 4** **Nombre del proyecto:** SERVIDORES Y REDES CON ALTA EFICIENCIA ENERGETICA PARA CENTROS DE PROCESOS DE DATOS (TED2021-130233B-C32)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás; Salvador Vicente Petit Martí
Nº de investigadores/as: 14
Entidad/es financiadora/s:
AGENCIA ESTATAL DE INVESTIGACION
Fecha de inicio: 01/12/2022 **Duración:** 1 año - 11 meses - 29 días
Cuantía total: 223.445 €
- 5** **Nombre del proyecto:** Mejora de las prestaciones y consumo energético de los procesadores SMT de servidores y dispositivos móviles (CIACIF/2021/413)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 3
Entidad/es financiadora/s:
GENERALITAT VALENCIANA
Fecha de inicio: 16/11/2022 **Duración:** 3 años - 11 meses - 29 días
Cuantía total: 112.879,72 €
- 6** **Nombre del proyecto:** TÉCNICAS INNOVADORAS PARA INFRAESTRUCTURAS, APLICACIONES Y SERVICIOS EN CENTROS DE DATOS Y SISTEMAS ALTAMENTE DISTRIBUIDOS (PID2021-123627OB-C51)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 15
Entidad/es financiadora/s:
AGENCIA ESTATAL DE INVESTIGACION
Fecha de inicio: 01/09/2022 **Duración:** 2 años - 11 meses - 30 días
Cuantía total: 242.000 €
- 7** **Nombre del proyecto:** Network Solution for Exascale Architectures (PCI2021-121934/955776)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): María Engracia Gómez Requena
Nº de investigadores/as: 6
Entidad/es financiadora/s:
AGENCIA ESTATAL DE INVESTIGACION
Fecha de inicio: 01/04/2021 **Duración:** 2 años - 11 meses - 30 días
Cuantía total: 161.000 €
- 8** **Nombre del proyecto:** NETWORK SOLUTION FOR EXASCALE ARCHITECTURES (955776)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): María Engracia Gómez Requena
Nº de investigadores/as: 8
Entidad/es financiadora/s:
COMISION DE LAS COMUNIDADES EUROPEA

**Fecha de inicio:** 01/04/2021**Duración:** 2 años - 11 meses - 30 días**Cuantía total:** 175.000 €

- 9 Nombre del proyecto:** Aplicación de técnicas de deep learning para mejorar las prestaciones y eficiencia energética de los mecanismos de prebúsqueda en procesadores comerciales. (PAID-01-20-6)

Grado de contribución: Investigador/a**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 2**Entidad/es financiadora/s:**

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 01/03/2021**Duración:** 3 años - 11 meses - 27 días**Cuantía total:** 0 €

- 10 Nombre del proyecto:** AYUDA BEATRIZ GALINDO - CARMEN GARCIA ALMUDEVAR (BG20/00023)

Grado de contribución: Investigador/a**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 3**Entidad/es financiadora/s:**

MINISTERIO DE UNIVERSIDADES E INVESTIGACION

Fecha de inicio: 01/01/2021**Duración:** 4 años - 1 mes - 2 días**Cuantía total:** 140.000 €

- 11 Nombre del proyecto:** APLICACIÓN DE TÉCNICAS DE APRENDIZAJE PROFUNDO PARA MEJORAR LAS PRESTACIONES Y EFICIENCIA DE LA PREBÚSQUEDA DE PROCESADORES AVANZADOS (AICO/2021/266)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Salvador Vicente Petit Martí**Nº de investigadores/as:** 7**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2021**Duración:** 2 años - 11 meses - 30 días**Cuantía total:** 72.000 €

- 12 Nombre del proyecto:** AYUDA PREDOCTORAL FPU-PONS ESCAT. PROYECTO: GESTION EFICIENTE DE RECURSOS COMPARTIDOS EN HIGH-PERFORMANCE COMPUTING Y CLOUD COMPUTING (FPU18/01948)

Grado de contribución: Investigador/a**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 2**Entidad/es financiadora/s:**

MINISTERIO DE CIENCIA E INNOVACION

Fecha de inicio: 03/09/2019**Duración:** 4 años - 1 mes**Cuantía total:** 78.257,53 €

- 13 Nombre del proyecto:** TECNOLOGIAS INNOVADORAS DE PROCESADORES, ACELERADORES Y REDES, PARA CENTROS DE DATOS Y COMPUTACION DE ALTAS PRESTACIONES (RTI2018-098156-B-C51-AR)



Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás; José Francisco Duato Marín

Nº de investigadores/as: 17

Entidad/es financiadora/s:

AGENCIA ESTATAL DE INVESTIGACION

Fecha de inicio: 01/01/2019

Duración: 3 años - 5 meses - 29 días

Cuantía total: 178.717 €

14 Nombre del proyecto: REDUCCIO DEL TEMPS D'EXECUCIO DE LES APLICACIONS ACTUANT SOBRE TECNOLOGIES INNOVADORES (AICO/2019/317)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 7

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2019

Duración: 2 años - 2 meses - 30 días

Cuantía total: 40.000 €

15 Nombre del proyecto: Planificación asimétrica de procesos para mejorar las prestaciones de sistemas multinúcleo SMT (SP20180140)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Josué Feliu Pérez

Nº de investigadores/as: 7

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 01/01/2019

Duración: 11 meses - 30 días

Cuantía total: 9.000 €

16 Nombre del proyecto: EUROPEAN EXASCALE SYSTEM INTERCONNECT AND STORAGE (671553)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 12

Entidad/es financiadora/s:

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 14/12/2017

Duración: 1 año - 5 meses - 17 días

Cuantía total: 427.590,72 €

17 Nombre del proyecto: AYUDA POSTDOCTORAL GVA-FELIU PEREZ PROYECTO PLANIFICACION SIMBIOTICA DE PROCESOS EN MULTINUCLEOS CON UN ALTO NUMERO DE HILOS (APOSTD/2017/052)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 2

Entidad/es financiadora/s:

GENERALITAT VALENCIANA



Fecha de inicio: 01/10/2017
Cuantía total: 93.470 €

Duración: 2 años

- 18 Nombre del proyecto:** Collaboration Grant Agreement (H2020-ICT 2015-687689)
Entidad de realización: Pago personal al estudiante Francisco Candel Margaix
Nº de investigadores/as: 1
Entidad/es financiadora/s:
Red de Excelencia HiPEAC

Fecha de inicio: 19/09/2016
Cuantía total: 5.000 €

Duración: 3 meses

- 19 Nombre del proyecto:** TECNICAS PARA LA MEJORA DE LAS PRESTACIONES, COSTE Y CONSUMO DE ENERGIA DE LOS SERVIDORES. (TIN2015-66972-C5-1-R)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 23
Entidad/es financiadora/s:
MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL

Fecha de inicio: 01/01/2016
Cuantía total: 201.344 €

Duración: 2 años - 11 meses - 30 días

- 20 Nombre del proyecto:** CODISEÑO HARDWARE-SOFTWARE PARA PLANIFICACION EQUITATIVA EN PROCESADORES SMT MULTINUCLEO (TIN2014-62246-EXP)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 8
Entidad/es financiadora/s:
MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL

Fecha de inicio: 01/09/2015
Cuantía total: 42.350 €

Duración: 2 años - 3 meses - 30 días

- 21 Nombre del proyecto:** Collaboration Grant Agreement (HiPEAC 3 EU ICT-287759)
Entidad de realización: Pago personal Alejandro Valero
Nº de investigadores/as: 1
Entidad/es financiadora/s:
Red de Excelencia HiPEAC 3

Fecha de inicio: 20/08/2015
Cuantía total: 5.000 €

Duración: 3 meses - 1 día

- 22 Nombre del proyecto:** AYUDA VALI+D PREDOCTORAL-SELF A OLIVER (20150324)
Entidad de realización: Director Tesis Julio Sahuquillo - Estructura de Investigación DISCA
Nº de investigadores/as: 1
Entidad/es financiadora/s:
Generalitat Valenciana

Fecha de inicio: 01/07/2015
Cuantía total: 63.578,4 €

Duración: 3 años - 11 meses - 29 días

- 23** **Nombre del proyecto:** AYUDA VALI+D PREDOCTORAL-SELF OLIVER (PROYECTO: DESARROLLO DE MECANISMOS DE PREBUSQUEDA ADAPTATIVA PARA PROCESADORES MULTINUCLEO) (ACIF/2015/098)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 2
Entidad/es financiadora/s: GENERALITAT VALENCIANA
Fecha de inicio: 11/06/2015 **Duración:** 3 años - 1 mes
Cuantía total: 66.578,4 €
- 24** **Nombre del proyecto:** Collaboration Grant Agreement - 2014 (EU ICT-287759)
Entidad de realización: Pago personal estancia estudiante Alejandro Valero
Nº de investigadores/as: 1
Entidad/es financiadora/s: Red de Excelencia HiPEAC
Fecha de inicio: 19/09/2014 **Duración:** 3 meses - 4 días
Cuantía total: 5.000 €
- 25** **Nombre del proyecto:** AYUDA COMPLEMENTARIA DEL PROYECTO: MEJORA DE LA ARQUITECTURA DE SERVIDORES, SERVICIOS Y APLICACIONES. (ACOMP/2014/119)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 11
Entidad/es financiadora/s: GENERALITAT VALENCIANA
Fecha de inicio: 01/01/2014 **Duración:** 11 meses - 30 días
Cuantía total: 7.200 €
- 26** **Nombre del proyecto:** Mejora de la Arquitectura de Servidores, Servicios y Aplicaciones (TIN2012-38341-C04-01)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 34
Entidad/es financiadora/s: MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL
Fecha de inicio: 01/01/2013 **Duración:** 2 años - 11 meses - 30 días
Cuantía total: 244.296 €
- 27** **Nombre del proyecto:** JERARQUÍA DE MEMORIA PARA PROCESADORES FUTURISTAS CON INTERCONEXIÓN ÓPTICA (SP20120748)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 7
Entidad/es financiadora/s: UNIVERSIDAD POLITECNICA DE VALENCIA
Fecha de inicio: 31/12/2012 **Duración:** 1 año



Cuantía total: 11.500 €

28 Nombre del proyecto: ARQUITECTURAS DE SERVIDORES, APLICACIONES Y SERVICIOS (ACOMP/2012/080)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 12

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2012

Duración: 11 meses - 30 días

Cuantía total: 8.000 €

29 Nombre del proyecto: ARQUITECTURA DE SERVIDORES, APLICACIONES Y SERVICIOS (TIN2009-14475-C04-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 38

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 01/01/2012

Duración: 11 meses - 30 días

Cuantía total: 0 €

30 Nombre del proyecto: ARQUITECTURA DE PROCESADORES HETEROGENEA DE ALTAS PRESTACIONES PARA ROBOTS INTELIGENTES (2906)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Houcine Hassan Mohamed

Nº de investigadores/as: 6

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 01/12/2011

Duración: 1 año

Cuantía total: 6.000 €

31 Nombre del proyecto: MOD A: ORGANIZACION DE LAS XXI JORNADAS DE PARALELISMO (TIN2010-09892-E)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): María Engracia Gómez Requena

Nº de investigadores/as: 5

Entidad/es financiadora/s:

MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL

Fecha de inicio: 01/07/2010

Duración: 1 año - 4 meses

Cuantía total: 10.000 €

32 Nombre del proyecto: ARQUITECTURA DE SERVIDORES, APLICACIONES Y SERVICIOS (TIN2009-14475-C04-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 37

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION



Fecha de inicio: 01/01/2010
Cuantía total: 855.228 €

Duración: 3 años - 5 meses - 29 días

- 33 Nombre del proyecto:** DISEÑO DE AGENTES EMOCIONALES DE TIEMPO REAL E IMPLEMENTACION DE UN PROTOTIPO SOBRE ARQUITECTURAS DE PROCESADORES DE ALTAS PRESTACIONES (PAID-05-09-4349)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Houcine Hassan Mohamed

Nº de investigadores/as: 5

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 15/12/2009

Duración: 1 año

Cuantía total: 9.500 €

- 34 Nombre del proyecto:** EXTRACCION DINAMICA DEL PARALELISMO A NIVEL DE HEBRA EN PROCESADORES CLUSTERIZADOS (TIN2008-05338-E)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 5

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 01/07/2009

Duración: 1 año - 3 meses

Cuantía total: 30.000 €

- 35 Nombre del proyecto:** COMMIT FUERA DE ORDEN EN PROCESADORES MULTICORE CON CORES SUPERESCALARES O MULTITHREAD (GV/2009/043)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Salvador Vicente Petit Martí

Nº de investigadores/as: 7

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2009

Duración: 1 año - 11 meses - 30 días

Cuantía total: 12.000 €

- 36 Nombre del proyecto:** ARQUITECTURAS FIABLES Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (ACOMP/2009/265)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 22

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2009

Duración: 1 año

Cuantía total: 18.000 €

- 37 Nombre del proyecto:** SCALABLE COMPUTER ARCHITECTURE (027648)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 18

Entidad/es financiadora/s:

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/01/2008**Duración:** 2 años - 2 meses - 30 días**Cuantía total:** 625.397,5 €

- 38 Nombre del proyecto:** ARQUITECTURAS SUPERESCALARES Y MULTIHILLO CON RETIRO DE INSTRUCCIONES DESORDENADO. (PAID-06-07-3281)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Salvador Vicente Petit Martí**Nº de investigadores/as:** 4**Entidad/es financiadora/s:**

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 04/12/2007**Duración:** 2 años**Cuantía total:** 5.000 €

- 39 Nombre del proyecto:** OPTIMIZACION DE LAS PRESTACIONES DE LOS SISTEMAS WEB MEDIANTE LA GESTION DINAMICA DE LA CARGA. SUBP: PREBUSQUEDA ADAPTATIVA EN WEB (PAID-05-06-6709)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Ana Pont Sanjuan**Nº de investigadores/as:** 6**Entidad/es financiadora/s:**

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 21/12/2006**Duración:** 1 año**Cuantía total:** 9.000 €

- 40 Nombre del proyecto:** ARQUITECTURAS FIABLES Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (CSD2006-00046)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín**Nº de investigadores/as:** 40**Entidad/es financiadora/s:**

MINISTERIO DE EDUCACION

Fecha de inicio: 16/10/2006**Duración:** 5 años - 8 meses - 30 días**Cuantía total:** 1.655.000 €

- 41 Nombre del proyecto:** MEJORA DE LA ARQUITECTURA DEL PROCESADOR Y DE LA RED DE INTERCONEXION DE LOS CLUSTERS DE PCS (TIN2006-15516-C04-01)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín**Nº de investigadores/as:** 26**Entidad/es financiadora/s:**

MINISTERIO DE EDUCACION

Fecha de inicio: 01/10/2006**Duración:** 3 años - 1 mes - 29 días**Cuantía total:** 326.700 €

- 42 Nombre del proyecto:** DISEÑO DE CACHES MULTINIVEL PARA LA REDUCCION DEL CONSUMO DE ENERGIA CON TOLERANCIA A FALLOS (GV06/326)

Grado de contribución: Investigador/a



Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 3

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2006

Duración: 1 año

Cuantía total: 31.790 €

43 Nombre del proyecto: PREBUSQUEDA ADAPTATIVA EN WEB (TSI2005-07876-C03-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Ana Pont Sanjuan

Nº de investigadores/as: 5

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 31/12/2005

Duración: 3 años

Cuantía total: 47.600 €

44 Nombre del proyecto: MEJORA DE LAS PRESTACIONES Y ESCALABILIDAD DE LAS REDES DE INTERCONEXION PARA CLUSTERS DE PCS Y ENCAMINADORES IP (TIC2003-08154-C06-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 20

Entidad/es financiadora/s:

MINISTERIO DE CIENCIA Y TECNOLOGIA

Fecha de inicio: 01/06/2005

Duración: 1 año - 8 meses

Cuantía total: 521.520 €

45 Nombre del proyecto: AYUDA DE CONSELLERIA AL GRUPO: INFORMATICA INDUSTRIAL - SISTEMES DE TEMPS REAL (GRUPOS04/46)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Alfons Crespo Lorente

Nº de investigadores/as: 26

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2004

Duración: 2 años

Cuantía total: 26.000 €

46 Nombre del proyecto: MODELO DE AGENTE EMOCIONAL DE TIEMPO REAL (GV04B/431)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Houcine Hassan Mohamed

Nº de investigadores/as: 7

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2004

Duración: 2 años

Cuantía total: 20.996 €

47 Nombre del proyecto: REDUCCION DEL CONSUMO DE ENERGIA ESTATICA EN LAS CACHES DE DATOS DE PRIMER NIVEL (GV04B/487)

Grado de contribución: Investigador/a



Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 5

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2004

Duración: 2 años

Cuantía total: 21.880 €

- 48 Nombre del proyecto:** GENERADOR UNIVERSAL DE CARGA DINAMICA EN PLATAFORMAS WW (FIT-340000-2004-236)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Ana Pont Sanjuan

Nº de investigadores/as: 3

Entidad/es financiadora/s:

MINISTERIO DE INDUSTRIA Y ENERGIA

Fecha de inicio: 01/01/2004

Duración: 1 año

Cuantía total: 10.307 €

- 49 Nombre del proyecto:** MILLORA EN LES PRESTACIONS DEL SISTEMA DE MEMORIA (CTIDIB/2002/114)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 6

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2002

Duración: 2 años

Cuantía total: 23.579,99 €

- 50 Nombre del proyecto:** ANALISIS DE LAS PRESTACIONES DE ENTORNOS WEB (TIC2001-1374-C03-02)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Ana Pont Sanjuan

Nº de investigadores/as: 9

Entidad/es financiadora/s:

MINISTERIO DE CIENCIA Y TECNOLOGIA

Fecha de inicio: 27/12/2001

Duración: 4 años

Cuantía total: 77.272,12 €

- 51 Nombre del proyecto:** AYUDA AL GRUPO DE INFORMATICA INDUSTRIAL (GR01-149)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Alfons Crespo Lorente

Nº de investigadores/as: 20

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2001

Duración: 1 año

Cuantía total: 5.108,6 €

**52 Nombre del proyecto:** MODELOS DE CONSISTENCIA PARA SISTEMAS DE MEMORIA VIRTUAL COMPARTIDA (GV00-133-14)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Ana Pont Sanjuan**Nº de investigadores/as:** 5**Entidad/es financiadora/s:**

UNIVERSIDAD POLITECNICA DE VALENCIA; GENERALITAT VALENCIANA

Fecha de inicio: 15/12/2000**Duración:** 2 años**Cuantía total:** 11.990,19 €**53 Nombre del proyecto:** GENERACION DE MODELOS 3D FOTO-TEXTURIZADOS (5255)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Ana Pont Sanjuan**Nº de investigadores/as:** 11**Entidad/es financiadora/s:**

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 27/10/2000**Duración:** 2 años**Cuantía total:** 15.025,3 €**54 Nombre del proyecto:** COMUNICACION AUDIOVISUAL (GR00-190)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** María Eulalia Adelantado Mateu**Nº de investigadores/as:** 11**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA

Fecha de inicio: 19/09/2000**Duración:** 3 meses**Cuantía total:** 6.010,12 €**55 Nombre del proyecto:** INFORMATICA INDUSTRIAL (GR00-219)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Alfons Crespo Lorente**Nº de investigadores/as:** 21**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA

Fecha de inicio: 19/09/2000**Duración:** 3 meses**Cuantía total:** 9.015,18 €**56 Nombre del proyecto:** ANALISIS Y DISEÑO DE UN SISTEMA DIGITAL DE PRODUCCION, CATALOGACION Y DIFUSION ON-LINE DE VIDEO (6661)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** María Eulalia Adelantado Mateu**Nº de investigadores/as:** 11**Entidad/es financiadora/s:**

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 01/12/1999**Duración:** 2 años**Cuantía total:** 19.923,55 €

- 57** **Nombre del proyecto:** SISTEMA DIGITAL DE PRODUCCION (Desconocido)
Nombres investigadores principales (IP, Co-IP,...): María Eulalia Adelantado Mateu
Nº de investigadores/as: 10
Entidad/es financiadora/s:
UNIVERSIDAD POLITECNICA DE VALENCIA - VICERRECTORADO DE I+D
Fecha de inicio: 01/12/1999 **Duración:** 1 año
Cuantía total: 0 €
- 58** **Nombre del proyecto:** ROBOT MULTI-SENSOR AUTONOMO CON CAPACIDAD DE PERCEPCION Y REACCION EN TIEMPO REAL PARA ENTORNOS INDUSTRIALES (TAP97-1164-C03-03)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Ginés Benet Gilabert
Nº de investigadores/as: 16
Entidad/es financiadora/s:
MINISTERIO DE EDUCACION
Fecha de inicio: 01/08/1997 **Duración:** 2 años - 4 meses - 30 días
Cuantía total: 12.440,95 €
- 59** **Nombre del proyecto:** ROBOT MULTI-SENSOR AUTONOMO CON CAPACIDAD DE PERCEPCION Y REACCION EN TIEMPO REAL PARA ENTORNOS INDUSTRIALES (TAP97-1164-C03-03)
Nombres investigadores principales (IP, Co-IP,...): Ginés Benet Gilabert
Nº de investigadores/as: 15
Entidad/es financiadora/s:
Comisión Interministerial de Ciencia y Tecnología
Fecha de inicio: 01/08/1997 **Duración:** 1 año - 1 día
Cuantía total: 12.440,95 €

Contratos, convenios o proyectos de I+D+i no competitivos con Administraciones o entidades públicas o privadas

- 1** **Nombre del proyecto:** FLOW CONTROL PROJECT AGREEMENT NUMBER YBN2020055120
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 3
Entidad/es financiadora/s:
HUAWEI TECHNOLOGIES CO., LTD
Fecha de inicio: 01/01/2023 **Duración:** 4 meses - 6 días
Cuantía total: 58.866,5 €
- 2** **Nombre del proyecto:** SIMULATED HYBRID MEMORY CONTROLLER (SHMC) AND PREFETCHING TC20210705020 (TC20210705020)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 5
Entidad/es financiadora/s:
HUAWEI TECHNOLOGIES CO., LTD
Fecha de inicio: 13/10/2021 **Duración:** 1 año - 2 meses
Cuantía total: 202.704 €

3 Nombre del proyecto: RESEARCH & DEVELOPMENT AGREEMENT No: YBN20200951341**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 7**Entidad/es financiadora/s:**

HISILICON TECHNOLOGIES CO., LTD

Fecha de inicio: 08/12/2020**Duración:** 1 año**Cuantía total:** 200.790 €**4 Nombre del proyecto:** RESEARCH & DEVELOPMENT AGREEMENT**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 8**Entidad/es financiadora/s:**

HUAWEI TECHNOLOGIES CO., LTD

Fecha de inicio: 02/05/2019**Duración:** 1 año - 2 meses**Cuantía total:** 185.233 €**5 Nombre del proyecto:** PRESTACIONES DE SERVICIO DE JULIO SAHUQUILLO BORRAS**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 1**Entidad/es financiadora/s:**

Desconocido

Fecha de inicio: 13/07/2005**Duración:** 11 años - 5 meses - 17 días

Resultados

Propiedad industrial e intelectual

Título propiedad industrial registrada: Sistema predictivo para la reducción del tiempo de descarga de paginas web y de la carga del servidor**Tipo de propiedad industrial:** Patente de invención**Inventores/autores/obtentores:** Josep Doménech De Soria; Ana Pont Sanjuan; José Antonio Gil Salinas; Julio Sahuquillo Borrás**Entidad titular de derechos:** UNIVERSIDAD POLITECNICA DE VALENCIA**Nº de solicitud:** 200703321**Fecha de registro:** 05/12/2007

Actividades científicas y tecnológicas

Producción científica

Publicaciones, documentos científicos y técnicos

- 1** LUCÍA PONS ESCAT; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Julio Sahuquillo Borrás. A modular approach to build a hardware testbed for cloud resource management research. The Journal of Supercomputing (Online). 2023. ISSN 1573-0484. DOI: 10.1007/s11227-023-05856-2
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 2** LUCÍA PONS ESCAT; Josué Feliu Pérez; Julio Sahuquillo Borrás; María Engracia Gómez Requena; Salvador Vicente Petit Martí; Julio Pons Terol; Chaoyi Huang. Cloud White: Detecting and Estimating QoS Degradation of Latency-Critical Workloads in the Public Cloud. Future Generation Computer Systems. 138, pp. 13 - 25. 2023. ISSN 0167-739X. DOI: 10.1016/j.future.2022.08.012
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 3** Miguel Antonio Avargues Gutiérrez; Manel Lurbe Sempere; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Rui Yang; Xiaoping Zhu; Guanhao Wang; Julio Sahuquillo Borrás. Main memory controller with multiple media technologies for big data workloads. Journal of Big Data. 10, 2023. ISSN 2196-1115. DOI: 10.1186/s40537-023-00761-0
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 4** Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. DeepP: Deep Learning Multi-Program Prefetch Configuration for the IBM POWER 8. IEEE Transactions on Computers. 71, pp. 2646 - 2658. 2022. ISSN 0018-9340. DOI: 10.1109/TC.2021.3139997
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 5** LUCÍA PONS ESCAT; Josué Feliu Pérez; José Puche Lara; Chaoyi Huang; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Julio Sahuquillo Borrás. Effect of Hyper-Threading in Latency-Critical Multithreaded Cloud Applications and Utilization Analysis of the Major System Resources. Future Generation Computer Systems. 131, pp. 194 - 208. 2022. ISSN 0167-739X. DOI: 10.1016/j.future.2022.01.025
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 6** Josué Feliu Pérez; Ajeya Naithani; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Moinuddin Qureshi; Lieven Eeckhout. VMT: Virtualized Multi-Threading for Accelerating Graph Workloads on Commodity Processors. IEEE Transactions on Computers. 71, pp. 1386 - 1398. 2022. ISSN 0018-9340. DOI: 10.1109/TC.2021.3086069
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 7** Marta Navarro Edo; LUCÍA PONS ESCAT; Julio Sahuquillo Borrás. Hy-Sched: A Simple Hyperthreading-Aware Thread to Core Allocation Strategy. IEEE Computer Architecture Letters. 20, pp. 26 - 29. 2021. ISSN 1556-6056. DOI: 10.1109/LCA.2021.3051393
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 8** José Duro Gómez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. Segment Switching: A New Switching Strategy for Optical HPC Networks. IEEE Access. 9, pp. 43095 - 43106. 2021. ISSN 2169-3536. DOI: 10.1109/ACCESS.2021.3058135
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 9** José Puche Lara; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. An efficient cache flat storage organization for multithreaded workloads for low power processors. Future Generation Computer Systems. 110, pp. 1037 - 1054. 2020. ISSN 0167-739X. DOI: 10.1016/j.future.2019.11.024
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 10** CARLOS NAVARRO SERRA; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. Bandwidth-Aware Dynamic Prefetch Configuration for IBM POWER8. IEEE Transactions on Parallel and Distributed Systems. 31, pp. 1970 - 1982. 2020. ISSN 1045-9219. DOI: 10.1109/TPDS.2020.2982392
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 11** LUCÍA PONS ESCAT; Julio Sahuquillo Borrás; Vicent Selfa Oliver; Salvador Vicente Petit Martí; Julio Pons Terol. Phase-Aware Cache Partitioning to Target Both Turnaround Time and System Performance. IEEE Transactions on Parallel and Distributed Systems. 31, pp. 2556 - 2568. 2020. ISSN 1045-9219. DOI: 10.1109/TPDS.2020.2996031
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 12** Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Lieven Eeckhout. Thread Isolation to Improve Symbiotic Scheduling on SMT Multicore Processors. IEEE Transactions on Parallel and Distributed Systems. 31, pp. 359 - 373. 2020. ISSN 1045-9219. DOI: 10.1109/TPDS.2019.2934955
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 13** Alejandro Valero Bresó; Francisco Candel Margaix; Darío Suárez Gracia; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. An Aging-Aware GPU Register File Design Based on Data Redundancy. IEEE Transactions on Computers. 68, pp. 4 - 20. 2019. ISSN 0018-9340. DOI: 10.1109/TC.2018.2849376
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 14** Francisco Candel Margaix; Alejandro Valero Bresó; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. Efficient Management of Cache Accesses to Boost GPGPU Memory Subsystem Performance. IEEE Transactions on Computers. 68, pp. 1442 - 1454. 2019. ISSN 0018-9340. DOI: 10.1109/TC.2019.2907591
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 15** José Puche Lara; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. FOS: a low-power cache organization for multicores. The Journal of Supercomputing (Online). 75, pp. 6542 - 6573. 2019. ISSN 1573-0484. DOI: 10.1007/s11227-019-02858-x
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 16** José Duro Gómez; José Antonio Pascual Pérez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. Modeling and Analysis of the Performance of Exascale Photonic Networks. Concurrency and Computation: Practice and Experience. 31, pp. 1 - 12. 2019. ISSN 1532-0626. DOI: 10.1002/cpe.4773
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 17** Rubén Titos Gil; Antonio Flores; Ricardo Fernández Pascual; Alberto Ros Bardisa; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; MANUEL E. ACACIO SÁNCHEZ. Way Combination for an Adaptive and Scalable Coherence Directory. IEEE Transactions on Parallel and Distributed Systems. 30, pp. 2608 - 2623. 2019. ISSN 1045-9219. DOI: 10.1109/TPDS.2019.2917185
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 18** Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. Accurately modeling the on-chip and off-chip GPU memory subsystem. Future Generation Computer Systems. 82, pp. 510 - 519. 2018. ISSN 0167-739X. DOI: 10.1016/j.future.2017.02.012
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 19** Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. Designing lab sessions focusing on real processors for computer architecture courses: A practical perspective. *Journal of Parallel and Distributed Computing*. 118, pp. 128 - 139. 2018. ISSN 0743-7315. DOI: 10.1016/j.jpdc.2018.02.026
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 20** Vicent Selfa Oliver; Julio Sahuquillo Borrás; María Engracia Gómez Requena; Crispín Gómez Requena. Efficient Selective Multicore Prefetching under Limited Memory Bandwidth. *Journal of Parallel and Distributed Computing*. 120, pp. 32 - 43. 2018. ISSN 0743-7315. DOI: 10.1016/j.jpdc.2018.05.002
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 21** Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; María Engracia Gómez Requena. A Hardware Approach to Fairly Balance the Inter-Thread Interference in Shared Caches. *IEEE Transactions on Parallel and Distributed Systems*. 28, pp. 3021 - 3032. 2017. ISSN 1045-9219. DOI: 10.1109/TPDS.2017.2713778
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 22** Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena; Vicent Selfa Oliver. A research-oriented course on Advanced Multicore Architecture: Contents and active learning methodologies. *Journal of Parallel and Distributed Computing*. 105, pp. 63 - 72. 2017. ISSN 0743-7315. DOI: 10.1016/j.jpdc.2017.01.011
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 23** Josué Feliu Pérez; Stijn Eyerman; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Lieven Eeckhout. Improving IBM POWER8 Performance Through Symbiotic Job Scheduling. *IEEE Transactions on Parallel and Distributed Systems*. 28, pp. 2838 - 2851. 2017. ISSN 1045-9219. DOI: 10.1109/TPDS.2017.2691708
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 24** Alejandro Valero Bresó; Negar Miralaei; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Timothy M. Jones. On Microarchitectural Mechanisms for Cache Wearout Reduction. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*. 25, pp. 857 - 871. 2017. ISSN 1063-8210. DOI: 10.1109/TVLSI.2016.2625809
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 25** Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. Perf&Fair: A Progress-Aware Scheduler to Enhance Performance and Fairness in SMT Multicores. *IEEE Transactions on Computers*. 66, pp. 905 - 911. 2017. ISSN 0018-9340. DOI: 10.1109/TC.2016.2620977
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 26** Joan Josep Valls Mompó; Alberto Ros Bardisa; María Engracia Gómez Requena; Julio Sahuquillo Borrás. The Tag Filter Architecture: An energy-efficient cache and directory design. *Journal of Parallel and Distributed Computing*. 100, pp. 193 - 202. 2017. ISSN 0743-7315. DOI: 10.1016/j.jpdc.2016.04.016
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 27** Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; Jose Luis March Cabrelles; José Francisco Duato Marín. A dynamic execution time estimation model to save energy in heterogeneous multicores running periodic tasks. *Future Generation Computer Systems*. 56, pp. 211 - 219. 2016. ISSN 0167-739X. DOI: 10.1016/j.future.2015.06.011
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 28** Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. Bandwidth-Aware On-Line Scheduling in SMT Multicores. *IEEE Transactions on Computers*. 65, pp. 422 - 434. 2016. ISSN 0018-9340. DOI: 10.1109/TC.2015.2428694
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 29** Alejandro Valero Bresó; Negar Miralaei; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Timothy M. Jones. Enhancing the L1 Data Cache Design to Mitigate HCI. IEEE Computer Architecture Letters. 15, pp. 93 - 96. 2016. ISSN 1556-6056. DOI: 10.1109/LCA.2015.2460736
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 30** Alejandro Valero Bresó; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; DAVID KAELI; José Francisco Duato Marín. A reuse-based refresh policy for energy-aware eDRAM caches. Microprocessors and Microsystems. 39, pp. 37 - 48. 2015. ISSN 0141-9331. DOI: doi:10.1016/j.micpro.2014.12.001
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 31** Crispín Gómez Requena; María Engracia Gómez Requena; Julio Sahuquillo Borrás. Bringing Real Processors to Labs. Computer Applications in Engineering Education. 23, pp. 724 - 732. 2015. ISSN 1061-3773. DOI: 10.1002/cae.21645
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 32** Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Design of Hybrid Second-Level Caches. IEEE Transactions on Computers. 64, pp. 1884 - 1897. 2015. ISSN 0018-9340
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 33** Joan Josep Valls Mompó; Alberto Ros Bardisa; Julio Sahuquillo Borrás; María Engracia Gómez Requena. PS directory: a scalable multilevel directory cache for CMPs. The Journal of Supercomputing (Online). 71, pp. 2847 - 2876. 2015. ISSN 1573-0484. DOI: 10.1007/s11227-014-1332-5
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 34** Joan Josep Valls Mompó; Alberto Ros Bardisa; Julio Sahuquillo Borrás; María Engracia Gómez Requena. PS-Cache: an energy-efficient cache design for chip multiprocessors. The Journal of Supercomputing (Online). 71, pp. 67 - 86. 2015. ISSN 1573-0484. DOI: 10.1007/s11227-014-1288-5
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 35** Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. Surfing the web using browser interface facilities: a performance evaluation approach. Journal of Web Engineering. 14, pp. 3 - 21. 2015. ISSN 1540-9589
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 36** Josué Feliu Pérez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. Cache-Hierarchy Contention-Aware Scheduling in CMPs. IEEE Transactions on Parallel and Distributed Systems. 25, pp. 581 - 590. 2014. ISSN 1045-9219. DOI: 10.1109/TPDS.2013.61
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 37** Salvador Vicente Petit Martí; Rafael Ubal Tena; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez. Efficient Register Renaming and Recovery for High-Performance Processors. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 22, pp. 1506 - 1514. 2014. ISSN 1063-8210. DOI: 10.1109/TVLSI.2013.2270001
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 38** Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. Analyzing web server performance under dynamic user workloads. Computer Communications. 36, pp. 386 - 395. 2013. ISSN 0140-3664. DOI: 10.1016/j.comcom.2012.11.005
Tipo de producción: Artículo científico **Tipo de soporte:** Revista



- 39** Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Hardware-Based Generation of Independent Subtraces of Instructions in Clustered Processors. IEEE Transactions on Computers. 62, pp. 944 - 955. 2013. ISSN 0018-9340. DOI: 10.1109/TC.2012.42
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 40** Julio Sahuquillo Borrás; María Engracia Gómez Requena; Salvador Vicente Petit Martí. OMHI 2012: First International Workshop on On-chip Memory Hierarchies and Interconnects: Organization, Management and Implementation. Lecture Notes in Computer Science. 7640, pp. 305 - 306. 2013. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 41** Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. Power-aware scheduling with effective task migration for real-time multicore embedded systems. Concurrency and Computation: Practice and Experience. 25, pp. 1987 - 2001. 2013. ISSN 1532-0626. DOI: 10.1002/cpe.2899
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 42** Bernardo Antonio De La Ossa Perez; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. Referrer Graph: A cost-effective algorithm and pruning method for predicting web accesses. Computer Communications. 36, pp. 881 - 894. 2013. ISSN 0140-3664. DOI: <http://dx.doi.org/10.1016/j.comcom.2013.02.005>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 43** Josep Doménech De Soria; Julio Sahuquillo Borrás; José Antonio Gil Salinas; Ana Pont Sanjuan. A Comparison of Prediction Algorithms for Prefetching in the Current Web. Journal of Web Engineering. 11, pp. 64 - 78. 2012. ISSN 1540-9589
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 44** Mónica Serrano Gómez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. A cost-effective heuristic to schedule local and remote memory in cluster computers. The Journal of Supercomputing. 59, pp. 1533 - 1551. 2012. ISSN 0920-8542. DOI: 10.1007/s11227-011-0566-8
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 45** Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; DAVID KAELI. A Sequentially Consistent Multiprocessor Architecture for Out-of-Order Retirement of Instructions. IEEE Transactions on Parallel and Distributed Systems. 23, pp. 1361 - 1368. 2012. ISSN 1045-9219. DOI: 10.1109/TPDS.2011.255
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 46** Josep Doménech De Soria; Bernardo Antonio De La Ossa Perez; Julio Sahuquillo Borrás; José Antonio Gil Salinas; Ana Pont Sanjuan. A taxonomy of web prediction algorithms. Expert Systems with Applications. 39, pp. 8496 - 8502. 2012. ISSN 0957-4174. DOI: 10.1016/j.eswa.2012.01.140
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 47** Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Combining Recency of Information with Selective Random and a Victim Cache in Last-Level Caches. ACM Transactions on Architecture and Code Optimization. 9, pp. 1 - 20. 2012. ISSN 1544-3566. DOI: 10.1145/2355585.2355589
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 48** Alejandro Valero Bresó; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; José Francisco Duato Marín. Design, Performance, and Energy Consumption of eDRAM/SRAM Macrocells for L1 Data Caches. IEEE Transactions on Computers. 61, pp. 1231 - 1242. 2012. ISSN 0018-9340. DOI: 10.1109/TC.2011.138
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 49** Alejandro Valero Bresó; Julio Sahuquillo Borrás; Vicente Jesús Lorente Garcés; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Impact on Performance and Energy of the Retention Time and Processor Frequency in L1 Macrocell-Based Data Caches. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 20, pp. 1108 - 1117. 2012. ISSN 1063-8210. DOI: 10.1109/TVLSI.2011.2142202
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 50** Bernardo Antonio De La Ossa Perez; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. Key factors in web latency savings in an experimental prefetching system. Journal of Intelligent Information Systems. 39, pp. 187 - 207. 2012. ISSN 0925-9902. DOI: 10.1007/s10844-011-0188-x
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 51** Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. Providing TPC-W with web user dynamic behavior. CLEI ELECTRONIC JOURNAL. 15, pp. 1 - 12. 2012. ISSN 0717-5000
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 52** Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. A Cluster Computer Performance Predictor for Memory Scheduling. Lecture Notes in Computer Science. 7017, pp. 353 - 362. 2011. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 53** Mónica Serrano Gómez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. A cost-effective heuristic to schedule local and remote memory in cluster computers. The Journal of Supercomputing (Online). pp. 1 - 19. 2011. ISSN 1573-0484. DOI: 10.1007/s11227-011-0566-8
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 54** Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. A Dynamic Power-Aware Partitioner with Task Migration for Multicore Embedded Systems. Lecture Notes in Computer Science. 2011, pp. 218 - 229. 2011. ISSN 0302-9743. DOI: 10.1007/978-3-642-23400-2_21
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 55** Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. A New Energy-Aware Dynamic Task Set Partitioning Algorithm for Soft and Hard Embedded Real-Time Systems. The Computer Journal. 54, pp. 1282 - 1294. 2011. ISSN 0010-4620. DOI: 10.1093/comjnl/bxr008
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 56** Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. EXTENDING A MULTICORE MULTITHREAD SIMULATOR TO MODEL POWER-AWARE HARD REAL-TIME SYSTEMS. Lecture Notes in Computer Science. 2010, pp. 444 - 453. 2010. ISSN 0302-9743. DOI: 10.1007/978-3-642-13136-3_45
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 57** Josep Doménech De Soria; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. Using current web page structure to improve prefetching performance. Computer Networks. 54, pp. 1404 - 1417. 2010. ISSN 1389-1286. DOI: 10.1016/j.comnet.2009.11.016
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 58** Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; Rafael Ubal Tena; José Francisco Duato Marín. A Complexity-Effective Out-of-Order Retirement Microarchitecture. IEEE Transactions on Computers. 58, pp. 1626 - 1639. 2009. ISSN 0018-9340. DOI: <http://doi.ieeecomputersociety.org/10.1109/TC.2009.95>

**Tipo de producción:** Artículo científico**Tipo de soporte:** Revista

- 59** Raúl Peña Ortiz; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. Dweb model. Representing Web 2.0 dynamism. Computer Communications. 32, pp. 1118 - 1128. 2009. ISSN 0140-3664. DOI: 10.1016/j.comcom.2009.01.002

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 60** Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; Pedro Juan López Rodríguez. POWER REDUCTION IN ADVANCED EMBEDDED IPC PROCESSORS. International Journal of Artificial Intelligence and Soft Computing. 15, pp. 495 - 507. 2009. ISSN 1755-4950

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 61** Josep Doménech De Soria; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. Using current web page structure to improve prefetching performance. Computer Networks. pp. 1 - 15. 2009. ISSN 1389-1286. DOI: 10.1016/j.comnet.2009.11.016

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 62** Josep Doménech De Soria; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas. A user-focused evaluation of web prefetching algorithms. Computer Communications. 10, pp. 2213 - 2224. 2007. ISSN 0140-3664

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 63** Julio Sahuquillo Borrás; Noel Tomás Arnau; Salvador Vicente Petit Martí; Ana Pont Sanjuan. Spim-cache: a pedagogical Tool for teaching Cache memories Through Code-Based Exercises. IEEE Transactions on Education. 50, pp. 244 - 250. 2007. ISSN 0018-9359

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 64** Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan; DAVID KAEI. Addressing a workload characterization study to the design of consistency protocols. The Journal of Supercomputing. 38, pp. 49 - 72. 2006. ISSN 0920-8542

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 65** Juan Carlos Cano Escribá; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. RACFP: a Training Tool to Work with Floating-Point Representation,. IEEE Transactions on Education. 49, pp. 321 - 332. 2006. ISSN 0018-9359

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 66** Josep Doménech De Soria; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. Web prefetching performance metrics: a survey. Performance Evaluation. 63, pp. 988 - 1004. 2006. ISSN 0166-5316

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 67** Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Ana Pont Sanjuan. Exploring de Performance of Split data Cache Schemes on Superscalar Processors and Symmetric Multiprocessors. Journal of Systems Architecture. pp. 451 - 469. 2005. ISSN 1383-7621

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 68** Raúl Peña Ortiz; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. Modeling users' dynamic behavior in e-business environments using Navigations. International Journal of Electronic Business. 3, pp. 225 - 242. 2005. ISSN 14706067

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 69** Julio Sahuquillo Borrás; José Francisco Duato Marín. On-Chip Interconnects and Instruction Steering Schemes for Clustered Microarchitectures. IEEE Transactions on Parallel and Distributed Systems. 18, pp. 130 - 144. 2005. ISSN 1045-9219

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 70** Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Ana Pont Sanjuan. Performance Study of the Filter Data Cache on a Superscalar Processor Architecture. Special Issue on Memory Decoupled Architectures and related issues. pp. 30 - 38. 2001. ISSN @ieee
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 71** Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. LIDE: A simulation environment for Shared Virtual Memory Systems. ACM SIGARCH Computer Architecture News. 28, pp. 4 - 13. 2000. ISSN 0163-5964
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 72** Julio Sahuquillo Borrás; Ana Pont Sanjuan. Splitting the Data Cache: A survey. IEEE Concurrency. 8, pp. 30 - 36. 2000. ISSN 1092-3063
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 73** Juan Carlos Cano Escribá; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas. The Differences between Distributed shared memory caching and proxy caching. IEEE Concurrency. 8, pp. 45 - 47. 2000. ISSN 1092-3063
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 74** Julio Sahuquillo Borrás; Ana Pont Sanjuan. The Filter Data Cache: A Tour Management Comparison with Related Split Data Cache Schemes Sensitive to Data Localities. Lecture Notes in Computer Science. 1, pp. 319 - 327. 2000. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 75** Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan; Josep Doménech De Soria. Generating realistic workload for web performance studies. MODELING AND SIMULATION OF COMPUTER NETWORKS AND SYSTEMS. 6, pp. 157 - 186. Elsevier Morgan Kaufmann, 2015. ISBN 978-0-12-800887-4
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 76** Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan; Josep Doménech De Soria. A new testbed for web performance evaluation. MODELING AND SIMULATION OF COMPUTER NETWORKS AND SYSTEMS. 8, pp. 225 - 251. Elsevier Morgan Kaufmann, 2015. ISBN 978-0-12-800887-4
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 77** Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan; Josep Doménech De Soria. The impact of dynamic user workloads on web performance: the e-commerce case study. MODELING AND SIMULATION OF COMPUTER NETWORKS AND SYSTEMS. 9, pp. 253 - 282. Elsevier Morgan Kaufmann, 2015. ISBN 978-0-12-800887-4
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 78** Josep Doménech De Soria; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas. Evaluation, analysis and adaptation of web prefetching techniques in current web. WEB-BASED SUPPORT SYSTEMS. 12, pp. 239 - 272. Springer, 2010. ISBN 978-1-84882-627-4
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro

Trabajos presentados en congresos nacionales o internacionales

- 1 Título del trabajo:** Dynamic Allocation of Processor Cores to Graph Applications on Commodity Servers
Nombre del congreso: 32nd International Conference on Parallel Architectures and Compilation Techniques (PACT 2023)
Ciudad de celebración: Vienna, Austria,
Fecha de celebración: 25/10/2023
LUCÍA PONS ESCAT; Julio Sahuquillo Borrás; Timothy M. Jones. "2023 32nd International Conference on Parallel Architecture and Compilation Techniques PACT 2023. Proceedings". pp. 323 - 324. IEEE, ISSN 979-8-3503-4254-3
- 2 Título del trabajo:** Thread-to-Core Allocation in ARM Processors Buildings Synergistic Pairs
Nombre del congreso: 32nd International Conference on Parallel Architectures and Compilation Techniques (PACT 2023)
Ciudad de celebración: Vienna, Austria,
Fecha de celebración: 25/10/2023
Marta Navarro Edo; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "2023 32nd International Conference on Parallel Architecture and Compilation Techniques PACT 2023. Proceedings". pp. 335 - 336. IEEE, ISSN 979-8-3503-4254-3
- 3 Título del trabajo:** Caracterización de prestaciones, interferencias y análisis de consumo energético en un procesador ARM Thunder X2
Nombre del congreso: XXXIII Jornadas de Paralelismo. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
Ibai Calero Quintana; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2023". pp. 31 - 40. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 4 Título del trabajo:** Desarrollo de una infraestructura para la investigación en cloud computing
Nombre del congreso: XXXIII Jornadas de Paralelismo. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
LUCÍA PONS ESCAT; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2023". pp. 597 - 603. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 5 Título del trabajo:** Diseño de un controlador de memoria principal híbrido para aplicaciones de Big Data
Nombre del congreso: XXXIII Jornadas de Paralelismo. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
Manel Lurbe Sempere; Miguel Antonio Avargues Gutiérrez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2023". pp. 405 - 413. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 6 Título del trabajo:** PANES(Parejas afiNES): Estrategia de mejora de prestaciones en procesadores SMT de ARM
Nombre del congreso: XXXIII Jornadas de Paralelismo. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,

Fecha de celebración: 22/09/2023

Marta Navarro Edo; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2023". pp. 99 - 106. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0

7 Título del trabajo: Interference in the Public Cloud: Overcoming the Limitations of Black Boxes

Nombre del congreso: 19th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2023)

Ciudad de celebración: Fiuggi, Italy,

Fecha de celebración: 15/07/2023

LUCÍA PONS ESCAT; Josué Feliu Pérez; Chaoyi Huang; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Pons Terol. pp. 61 - 64.

8 Título del trabajo: SYNPA: Thread-to-Core Allocation in ARM Processor Building Synergistic Pairs

Nombre del congreso: 19th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2023)

Ciudad de celebración: Fiuggi, Italy,

Fecha de celebración: 15/07/2023

Marta Navarro Edo; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. pp. 205 - 208.

9 Título del trabajo: Predicting isolated performance from multicore execution using Machine Learning

Nombre del congreso: 37th IEEE International Parallel & Distributed Processing Symposium Workshops (IPDPSW 2023)

Ciudad de celebración: St. Petersburg, USA,

Fecha de celebración: 19/05/2023

Manel Lurbe Sempere; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "2023 IEEE International Parallel and Distributed Processing Symposium Workshops (IPDPSW)". pp. null - null. IEEE, ISSN 979-8-3503-1199-0

10 Título del trabajo: Stratus: A Hardware/Software Infrastructure for Controlled Cloud Research

Nombre del congreso: 31st Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2023)

Ciudad de celebración: Naples, Italy,

Fecha de celebración: 03/03/2023

LUCÍA PONS ESCAT; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Chaoyi Huang; Julio Sahuquillo Borrás. "31st Euromicro International Conference on Parallel, Distributed, and Network-Based Processing PDP 2023". pp. 299 - 306. IEEE Computer Society, ISSN 979-8-3503-3763-1

11 Título del trabajo: Análisis del impacto de una memoria cache en un controlador de memoria principal NVRAM

Nombre del congreso: XXXII Jornadas de Paralelismo. Jornadas SARTECO 2022

Ciudad de celebración: Alicante, España,

Fecha de celebración: 23/09/2022

Miguel Antonio Avargues Gutiérrez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2022". pp. 361 - 368. Universidad de Alicante, ISSN 978-84-1302-185-0

12 Título del trabajo: Caracterización de las prestaciones y la polución en las caches no inclusivas

Nombre del congreso: XXXII Jornadas de Paralelismo. Jornadas SARTECO 2022

Ciudad de celebración: Alicante, España,

Fecha de celebración: 23/09/2022

LUCÍA PONS ESCAT; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2022". pp. 345 - 351. Universidad de Alicante, ISSN 978-84-1302-185-0

- 13 Título del trabajo:** Caracterización de prestaciones de aplicaciones paralelas de dispositivos móviles
Nombre del congreso: VI Jornadas de Computación Empotrada y Reconfigurable. Jornadas SARTECO 2022

Ciudad de celebración: Alicante, España,

Fecha de celebración: 23/09/2022

Marta Navarro Edo; LUCÍA PONS ESCAT; VICENTE LORENTE MACHI; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Pons Terol; Julio Sahuquillo Borrás. "Actas de las Jornadas SARTECO 2022". pp. 435 - 443. Universidad de Alicante, ISSN 978-84-1302-185-0

- 14 Título del trabajo:** Diseño y uso de redes neuronales para estimar las prestaciones en solitario de las aplicaciones

Nombre del congreso: XXXII Jornadas de Paralelismo. Jornadas SARTECO 2022

Ciudad de celebración: Alicante, España,

Fecha de celebración: 23/09/2022

Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2022". pp. 427 - 434. Universidad de Alicante, ISSN 978-84-1302-185-0

- 15 Título del trabajo:** Euromicro Conference on Digital System Design

Nombre del congreso: 25th Euromicro Conference on Digital System Design (DSD 2022)

Ciudad de celebración: Maspalomas, España,

Fecha de celebración: 02/09/2022

María Engracia Gómez Requena; FRANCISCO J. QUILES FLOR; Julio Sahuquillo Borrás; Jesús Escudero Sahuquillo; Enrique Salvador Quintana Ortí; M. Katevenis; PEDRO JAVIER GARCÍA GARCÍA; Francisco José Alfaro Cortés; José Duro Gómez; José Luis Sánchez García. "Proceedings of the 2022 25th Euromicro Conference on Digital System Design". pp. 712 - 719. IEEE Computer Society, ISSN 978-1-6654-7404-7

- 16 Título del trabajo:** Cache-Poll: Containing Pollution in Non-Inclusive Caches Through Cache Partitioning
Nombre del congreso: 51th International Conference on Parallel Processing (ICPP 2022)

Ciudad de celebración: Online,

Fecha de celebración: 01/09/2022

LUCÍA PONS ESCAT; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. "ICPP '22: Proceedings of the 51st International Conference on Parallel Processing". pp. 1 - 11. Association for Computing Machinery, ISSN 978-1-4503-9733-9

- 17 Título del trabajo:** DeepP: Deep Learning Prefetch Configuration

Nombre del congreso: 18th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2022)

Ciudad de celebración: Fiuggi, Italia,

Fecha de celebración: 16/07/2022

Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. pp. 23 - 26.

- 18 Título del trabajo:** Exploiting Hyper-Threading in the Public Cloud

Nombre del congreso: 18th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2022)

Ciudad de celebración: Fiuggi, Italia,

Fecha de celebración: 16/07/2022

LUCÍA PONS ESCAT; Josué Feliu Pérez; Chaoyi Huang; Julio Pons Terol; María Engracia Gómez Requena; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. pp. 147 - 150.

- 19 Título del trabajo:** Fast-Track Cache: A Huge Racetrack Memory L1 Data Cache
Nombre del congreso: 36th ACM International Conference on Supercomputing (ICS 2022)
Ciudad de celebración: Online,
Fecha de celebración: 30/06/2022
Hugo Tárrega Sánchez; Alejandro Valero Bresó; Vicente Jesús Lorente Garcés; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "ICS '22: Proceedings of the 36th ACM International Conference on Supercomputing". pp. 1 - 12. Association for Computing Machinery, ISSN 978-1-4503-9281-5
- 20 Título del trabajo:** A Neural Network to Estimate Isolated Performance from Multi-Program Execution
Nombre del congreso: 30th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2022)
Ciudad de celebración: Valladolid, Spain,
Fecha de celebración: 11/03/2022
Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "30th Euromicro International Conference on Parallel, Distributed and Network-based Processing PDP 2022". pp. 63 - 66. IEEE Computer Society, ISSN 978-1-6654-6958-6
- 21 Título del trabajo:** Caracterización de las aplicaciones de latencia crítica Tailbench en un entorno cloud
Nombre del congreso: XXXI Jornadas de Paralelismo. Jornadas SARTECO 2020/21
Ciudad de celebración: Málaga, España,
Fecha de celebración: 24/09/2021
LUCÍA PONS ESCAT; Josué Feliu Pérez; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 20/21: Málaga, 21 a 24 de Septiembre de 2021". pp. 503 - 512. Universidad de Málaga, ISSN 978-84-09-32487-3
- 22 Título del trabajo:** Configuración de prefetch para cargas multiprograma mediante aprendizaje profundo
Nombre del congreso: XXXI Jornadas de Paralelismo. Jornadas SARTECO 2020/21
Ciudad de celebración: Málaga, España,
Fecha de celebración: 24/09/2021
Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 20/21: Málaga, 21 a 24 de Septiembre de 2021". pp. 153 - 162. Universidad de Málaga, ISSN 978-84-09-32487-3
- 23 Título del trabajo:** Diseño de una Cache de Primer Nivel con Tecnología DWM
Nombre del congreso: XXXI Jornadas de Paralelismo. Jornadas SARTECO 2020/21
Ciudad de celebración: Málaga, España,
Fecha de celebración: 24/09/2021
Hugo Tárrega Sánchez; Alejandro Valero Bresó; Vicente Jesús Lorente Garcés; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 20/21: Málaga, 21 a 24 de Septiembre de 2021". pp. null - null. Universidad de Málaga, ISSN 978-84-09-32487-3
- 24 Título del trabajo:** Estrategia de asignación de hilos a núcleos para procesadores multihilo para procesadores multihilo simultáneo Intel
Nombre del congreso: XXXI Jornadas de Paralelismo. Jornadas SARTECO 2020/21
Ciudad de celebración: Málaga, España,
Fecha de celebración: 24/09/2021

Marta Navarro Edo; LUCÍA PONS ESCAT; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 20/21: Málaga, 21 a 24 de Septiembre de 2021". pp. 135 - 143. Universidad de Málaga, ISSN 978-84-09-32487-3

- 25 Título del trabajo:** Impact of the Array Shape and Memory Bandwidth on the Execution time of CNN Systolic Arrays
Nombre del congreso: 23rd Euromicro Conference on Digital System Design (DSD 2020)
Ciudad de celebración: Online,
Fecha de celebración: 28/08/2020
Eduardo Yago; Pau Castelló; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Proceedings of the 23rd Euromicro Conference on Digital System Design (DSD 2020)". pp. 510 - 517. IEEE, ISSN 978-1-7281-9535-3
- 26 Título del trabajo:** FOS-Mt: Una Organización Eficiente de Cache para Aplicaciones Paralelas en Procesadores de Bajo Consumo
Nombre del congreso: XXX Jornadas de Paralelismo. Jornadas SARTECO 2019
Ciudad de celebración: Cáceres, España,
Fecha de celebración: 20/09/2019
José Puche Lara; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en Arquitectura y Tecnología de Computadores. Actas de las Jornadas SARTECO 2019". pp. 196 - 202. Universidad de Extremadura. Servicio de Publicaciones, ISSN 978-84-09-12127-4
- 27 Título del trabajo:** Criticality Aware LLC Partitioning: Reducing System Turnaround Time with Intel CAT
Nombre del congreso: IV ACM-W Informática para Tod@s (IPT 2019)
Ciudad de celebración: A Coruña, Spain,
Fecha de celebración: 29/03/2019
LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. pp. 1 - 1.
- 28 Título del trabajo:** Criticality Aware LLC Partitioning: Reducing System Turnaround Time with Intel CAT
Nombre del congreso: ACM-W Europe womENcourage Celebration of Women in Computing 2018. Creating the Future Together
Ciudad de celebración: Belgrade, Serbia,
Fecha de celebración: 05/10/2018
LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. pp. 1 - 1.
- 29 Título del trabajo:** Caracterización de Cargas para Redes de Computación Exascale
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018
José Duro Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 405 - 412. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7
- 30 Título del trabajo:** Mejora de las prestaciones de las GPU con una cache para búsquedas y reemplazos
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018
Francisco Candel Margaix; David Baselga Masiá; Alejandro Valero Bresó; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas

SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 161 - 169. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7

- 31 Título del trabajo:** Mejora de las prestaciones del prefetcher para cargas multiprograma en el IBM POWER8
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018
CARLOS NAVARRO SERRA; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 1 - 10. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7
- 32 Título del trabajo:** Mejora del Turnaround Time con la Tecnología CAT de Intel
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018
LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 153 - 159. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7
- 33 Título del trabajo:** P-FOS: Una Organización de Cache Eficiente para Procesadores Multinúcleo
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018
José Puche Lara; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 135 - 141. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7
- 34 Título del trabajo:** Improving GPU Cache Hierarchy Performance with a Fetch and Replacement Cache
Nombre del congreso: 24th International European Conference on Parallel and Distributed Computing (Euro-Par 2018)
Ciudad de celebración: Turin, Italy,
Fecha de celebración: 31/08/2018
Francisco Candel Margaix; Salvador Vicente Petit Martí; Alejandro Valero Bresó; Julio Sahuquillo Borrás. "Euro-Par 2018: Parallel Processing". pp. 235 - 248. Springer, ISSN 978-3-319-96983-1
- 35 Título del trabajo:** Improving System Turnaround Time with Intel CAT by Identifying LLC Critical Applications
Nombre del congreso: 24th International European Conference on Parallel and Distributed Computing (Euro-Par 2018)
Ciudad de celebración: Turin, Italy,
Fecha de celebración: 31/08/2018
LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. "Euro-Par 2018: Parallel Processing". pp. 603 - 615. Springer, ISSN 978-3-319-96983-1
- 36 Título del trabajo:** A Workload Generator for Evaluating SMT Real-Time Systems
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2018)
Ciudad de celebración: Orléans, France,
Fecha de celebración: 20/07/2018

Clara Furió Novejarque; Josué Feliu Pérez; Salvador Vicente Petit Martí; José Duro Gómez; Julio Sahuquillo Borrás. "Proceedings of the International Conference on High Performance Computing & Simulation (HPCS 2018)". pp. 367 - 374. IEEE Computer Society, ISSN 978-1-5386-7877-0

37 Título del trabajo: Workload Characterization for Exascale Computing Networks

Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2018)

Ciudad de celebración: Orléans, France,

Fecha de celebración: 20/07/2018

José Duro Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Proceedings of the International Conference on High Performance Computing & Simulation (HPCS 2018)". pp. 383 - 389. IEEE Computer Society, ISSN 978-1-5386-7877-0

38 Título del trabajo: Exploring unbalanced schedules to improve performance in SMT multicores

Nombre del congreso: Fourteenth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2018)

Ciudad de celebración: Fiuggi, Italy,

Fecha de celebración: 14/07/2018

Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Lieven Eeckhout. "ACACES 2018 Poster Abstracts". pp. 243 - 246. HiPEAC, ISSN 978-88-905806-6-6

39 Título del trabajo: The memory wall in multicore processors: mitigating the LLC interference with Intel CAT

Nombre del congreso: III ACM-W Informática para Tod@s (IPT 2018)

Ciudad de celebración: Madrid, Spain,

Fecha de celebración: 20/04/2018

LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Pons Terol. pp. 1 - 1.

40 Título del trabajo: Exploiting Data Compression to Mitigate Aging in GPU Register Files

Nombre del congreso: 29th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2017)

Ciudad de celebración: Campinas, Brazil,

Fecha de celebración: 20/10/2017

Francisco Candel Margaix; Alejandro Valero Bresó; Salvador Vicente Petit Martí; Darío Suárez Gracia; Julio Sahuquillo Borrás. "29th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2017)". pp. 57 - 64. IEEE, ISSN 978-1-5090-1233-6

41 Título del trabajo: FOS: Una nueva organización de cache con interconexión fotónica

Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017

Ciudad de celebración: Málaga, Spain,

Fecha de celebración: 22/09/2017

José Puche Lara; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores". pp. 283 - 292. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0

42 Título del trabajo: Modelado de una Red Fotónica para Computación Exascale

Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017

Ciudad de celebración: Málaga, Spain,

Fecha de celebración: 22/09/2017

José Duro Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Avances en arquitectura y tecnología de computadores". pp. 473 - 480. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0

- 43 Título del trabajo:** Particionado de cache mediante Intel Cache Allocation Technology para mejorar la equidad del sistema
Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017
Ciudad de celebración: Málaga, Spain,
Fecha de celebración: 22/09/2017
Vicent Selfa Oliver; Julio Sahuquillo Borrás; Lieven Eeckhout; Salvador Vicente Petit Martí; María Engracia Gómez Requena. "Avances en arquitectura y tecnología de computadores". pp. 231 - 240. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0
- 44 Título del trabajo:** Perf&Fair: un Planificador de Procesos para Mejorar las Prestaciones y Equidad en Multinúcleos SMT
Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017
Ciudad de celebración: Málaga, Spain,
Fecha de celebración: 22/09/2017
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. "Avances en arquitectura y tecnología de computadores". pp. 327 - 334. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0
- 45 Título del trabajo:** Reducción del Efecto BTI en el Banco de Registros de las GPU
Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017
Ciudad de celebración: Málaga, Spain,
Fecha de celebración: 22/09/2017
Alejandro Valero Bresó; Francisco Candel Margaix; Salvador Vicente Petit Martí; Darío Suárez Gracia; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores". pp. 207 - 214. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0
- 46 Título del trabajo:** Application Clustering Policies to Address System Fairness with Intel's Cache Allocation Technology
Nombre del congreso: 26th International Conference on Parallel Architectures and Compilation Techniques (PACT 2017)
Ciudad de celebración: Portland, USA,
Fecha de celebración: 13/09/2017
Vicent Selfa Oliver; Julio Sahuquillo Borrás; Lieven Eeckhout; Salvador Vicente Petit Martí; María Engracia Gómez Requena. "Proceedings 26th International Conference on Parallel Architectures and Compilation Techniques PACT 2017". pp. 194 - 205. IEEE, ISSN 978-1-5090-6764-0
- 47 Título del trabajo:** Modeling a Photonic Network for Exascale Computing
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2017)
Ciudad de celebración: Génova, Italia,
Fecha de celebración: 21/07/2017
José Duro Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Proceedings 2017 International Conference on High Performance Computing & Simulation HPCS 2017". pp. 511 - 518. IEEE, ISSN 978-1-5386-3250-5
- 48 Título del trabajo:** A Directory Cache with Dynamic Private-Shared Partitioning
Nombre del congreso: 23rd IEEE International Conference on High Performance Computing, Data, and Analytics (HiPC 2016)
Ciudad de celebración: Hyderabad, India,
Fecha de celebración: 22/12/2016

Joan Josep Valls Mompó; María Engracia Gómez Requena; Alberto Ros Bardisa; Julio Sahuquillo Borrás. "Proceedings of the International Conference on High Performance Computing, Data, and Analytics 2016". pp. 382 - 391. IEEE, ISSN 978-1-5090-5411-4

- 49 Título del trabajo:** Entorno de planificación para sistemas de tiempo real con un procesador SMT comercial
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
Clara Furió Novejarque; Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed. "Actas Jornadas SARTECO 2016". pp. 325 - 331. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 50 Título del trabajo:** Modelado realista de una NoC fotónica en un entorno de simulación CMP detallado
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
José Puche Lara; Sergio Lechago Buendía; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Actas Jornadas SARTECO 2016". pp. 415 - 420. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 51 Título del trabajo:** Modelando de forma precisa el subsistema de memoria de una GPU
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "Actas Jornadas SARTECO 2016". pp. 481 - 488. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 52 Título del trabajo:** Particionado dinámico de cachés compartidas para maximizar la equidad entre tareas
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
Vicent Selfa Oliver; Julio Sahuquillo Borrás; María Engracia Gómez Requena; Salvador Vicente Petit Martí. "Actas Jornadas SARTECO 2016". pp. 455 - 460. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 53 Título del trabajo:** Planificación Simbiótica de Procesos en el IBM POWER8
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
Josué Feliu Pérez; Stijn Eyerman; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. "Actas Jornadas SARTECO 2016". pp. 315 - 324. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 54 Título del trabajo:** A Low Complexity Cache Sharing Mechanism to Address System Fairness
Nombre del congreso: 25th International Conference on Parallel Architectures and Compilation Techniques (PACT 2016)
Ciudad de celebración: Haifa, Israel,
Fecha de celebración: 15/09/2016
Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; María Engracia Gómez Requena. "Proceedings of the 2016 International Conference on Parallel Architectures and Compilation". pp. 455 - 455. ACM, ISSN 978-1-4503-4121-9



- 55 Título del trabajo:** The ExaNeSt Project: Interconnects, Storage, and Packaging for Exascale Systems
Nombre del congreso: 19th Euromicro Conference on Digital System Design (DSD 2016)
Ciudad de celebración: Limassol, Cyprus,
Fecha de celebración: 02/09/2016
Julio Sahuquillo Borrás. "2016 Euromicro Conference on Digital System Design (DSD)". pp. 60 - 67. IEEE, ISSN 978-1-5090-2816-0
- 56 Título del trabajo:** Accurately Modeling a Photonic NoC in a Detailed CMP Simulation Framework
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2016)
Ciudad de celebración: Innsbruck, Austria,
Fecha de celebración: 22/07/2016
José Puche Lara; Sergio Lechago Buendia; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "2016 International Conference on High Performance Computing & Simulation (HPCS)". pp. 387 - 394. IEEE, ISSN 978-1-5090-2088-1
- 57 Título del trabajo:** Improving the Accuracy of GPU Memory Subsystem Models
Nombre del congreso: Twelfth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2016)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2016
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "Twelfth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems". pp. 151 - 154. ACACES, ISSN 978-88-905806-4-2
- 58 Título del trabajo:** Improving Throughput on the IBM POWER8 with a Symbiotic Scheduler
Nombre del congreso: Twelfth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2016)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2016
Josué Feliu Pérez; Stijn Eyerman; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. "Twelfth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems". pp. 201 - 204. ACACES, ISSN 978-88-905806-4-2
- 59 Título del trabajo:** Symbiotic Job Scheduling on the IBM POWER8
Nombre del congreso: 22nd International Symposium on High-Performance Computer Architecture (HPCA-22)
Ciudad de celebración: Barcelona, Spain,
Fecha de celebración: 16/03/2016
Josué Feliu Pérez; Stijn Eyerman; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. pp. 669 - 680. ISSN 978-1-4673-9211-2
- 60 Título del trabajo:** A Simple Activation/Deactivation Prefetching Scheme for Chip Multiprocessors
Nombre del congreso: 24th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2016)
Ciudad de celebración: Heraklion, Crete, Greece,
Fecha de celebración: 19/02/2016
Vicent Selfa Oliver; Crispín Gómez Requena; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "PDP 2016 - 24th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing". pp. 143 - 150. IEEE, ISSN 978-1-4673-8776-7

- 61 Título del trabajo:** Impact of Memory-Level Parallelism on the performance of GPU coherence protocols
Nombre del congreso: 24th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2016)
Ciudad de celebración: Heraklion, Crete, Greece,
Fecha de celebración: 19/02/2016
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "PDP 2016 - 24th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing". pp. 305 - 308. IEEE, ISSN 978-1-4673-8776-7
- 62 Título del trabajo:** ATP: Una Asignatura Orientada a la Investigación en la Arquitectura de los Procesadores Multinúcleo
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Vicent Selfa Oliver; María Engracia Gómez Requena. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 324 - 330. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2
- 63 Título del trabajo:** Estudio de exploración sobre la aplicación de la tecnología fotónica en NoCs
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
José Puche Lara; José Duro Gómez; María Engracia Gómez Requena; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 361 - 369. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2
- 64 Título del trabajo:** Explotación de la Localidad de Banco en Cargas Multiprogramadas
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
José Duro Gómez; José Puche Lara; Vicent Selfa Oliver; María Engracia Gómez Requena; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 305 - 312. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2
- 65 Título del trabajo:** Impacto del Paralelismo de Memoria en los Protocolos de Coherencia para GPUs
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 233 - 242. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2
- 66 Título del trabajo:** Metodologías y Métricas de Prestaciones Para Evaluar Cargas Multiprogramadas
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
Vicent Selfa Oliver; Julio Sahuquillo Borrás; María Engracia Gómez Requena; Crispín Gómez Requena. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 318 - 323. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2

- 67 Título del trabajo:** Planificación Orientada a Equidad Considerando el Progreso en Multinúcleos SMT
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín.
"Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 118 - 126. Pedro del Río Obejo
(Copisterías Don Folio), ISSN 978-84-16017-52-2
- 68 Título del trabajo:** PS-Cache: Un diseño energético y éticamente eficiente para caches en CMPs
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
Joan Josep Valls Mompó; Alberto Ros Bardisa; Julio Sahuquillo Borrás; María Engracia Gómez Requena.
"Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 73 - 81. Pedro del Río Obejo
(Copisterías Don Folio), ISSN 978-84-16017-52-2
- 69 Título del trabajo:** Impact of Partitioning Cache Schemes on the Cache Hierarchy of SMT Processors
Nombre del congreso: 17th IEEE International Conference on High Performance Computing and Communications (HPCC 2015)
Ciudad de celebración: New York, USA,
Fecha de celebración: 26/08/2015
Samantha Kenyon; Sonia López; Julio Sahuquillo Borrás. "High Performance Computing and Communications (HPCC), 2015 IEEE 7th International Symposium on Cyberspace Safety and Security (CSS), 2015 IEEE 12th International Conference on Embedded Software and Systems (ICESSE), 2015 IEEE 17th International Conference on". pp. 706 - 711. IEEE, ISSN 978-1-4799-8936-2
- 70 Título del trabajo:** Accurately Modeling the GPU Memory Subsystem
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2015)
Ciudad de celebración: Amsterdam, the Netherlands,
Fecha de celebración: 24/07/2015
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "Proceedings of the 2015 International Conference on High Performance Computing & Simulation (HPCS 2015)". pp. 179 - 186. IEEE Catalog Number: CFP1578H-CDR, ISSN 978-1-4673-7811-6
- 71 Título del trabajo:** Addressing Fairness in SMT Multicores with a Progress-Aware Scheduler
Nombre del congreso: 29th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2015)
Ciudad de celebración: Hyderabad, India,
Fecha de celebración: 29/05/2015
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. pp. 187 - 196. IEEE Computer Society Conference Publishing Services, ISSN 978-1-4799-8648-4
- 72 Título del trabajo:** Methodologies and Performance Metrics to Evaluate Multiprogram Workloads
Nombre del congreso: 23rd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2015)
Ciudad de celebración: Turku, Finland,
Fecha de celebración: 06/03/2015
Vicent Selfa Oliver; Julio Sahuquillo Borrás; Crispín Gómez Requena; María Engracia Gómez Requena.
"23rd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing". pp. 150 - 154. Conference Publishing Services, ISSN 978-1-4799-8491-6

- 73 Título del trabajo:** Row Tables: Design Choices to Exploit Bank Locality in Multiprogram Workloads
Nombre del congreso: 23rd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2015)
Ciudad de celebración: Turku, Finland,
Fecha de celebración: 06/03/2015
PAULA NAVARRO ALFONSO; Vicent Selfa Oliver; Julio Sahuquillo Borrás; María Engracia Gómez Requena; Crispín Gómez Requena. "23rd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing". pp. 22 - 26. Conference Publishing Services, ISSN 978-1-4799-8491-6
- 74 Título del trabajo:** The Tag Filter Cache: An Energy-Efficient Approach
Nombre del congreso: 23rd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2015)
Ciudad de celebración: Turku, Finland,
Fecha de celebración: 06/03/2015
Joan Josep Valls Mompó; Julio Sahuquillo Borrás; Alberto Ros Bardisa; María Engracia Gómez Requena. "23rd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing". pp. 182 - 189. Conference Publishing Services, ISSN 978-1-4799-8491-6
- 75 Título del trabajo:** Cache Híbrida de Primer Nivel Tolerante a Fallos
Nombre del congreso: XXV Jornadas de Paralelismo
Ciudad de celebración: Valladolid, Spain,
Fecha de celebración: 19/09/2014
Vicente Jesús Lorente Garcés; Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXV Jornadas de Paralelismo". pp. 353 - 359. Universidad de Valladolid, ISSN 978-84-697-0329-8
- 76 Título del trabajo:** Ubicación de procesos considerando el ancho de banda de L1 en procesadores multinúcleo SMT
Nombre del congreso: XXV Jornadas de Paralelismo
Ciudad de celebración: Valladolid, Spain,
Fecha de celebración: 19/09/2014
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXV Jornadas de Paralelismo". pp. 343 - 352. Universidad de Valladolid, ISSN 978-84-697-0329-8
- 77 Título del trabajo:** Analyzing the Optimal Voltage/Frequency Pair in Fault-Tolerant Caches
Nombre del congreso: 16th IEEE International Conference on High Performance Computing and Communications (HPCC 2014)
Ciudad de celebración: Paris, France,
Fecha de celebración: 22/08/2014
Vicente Jesús Lorente Garcés; Alejandro Valero Bresó; Salvador Vicente Petit Martí; Pierfrancesco Foglia; Julio Sahuquillo Borrás. "Proceedings of 16th IEEE International Conference on High Performance and Communications". pp. 19 - 26. IEEE, ISSN 978-1-4799-6123-8
- 78 Título del trabajo:** Dynamic WCET Estimation for Real-Time Multicore Embedded Systems Supporting DVFS
Nombre del congreso: 16th IEEE International Conference on High Performance Computing and Communications (HPCC 2014)
Ciudad de celebración: Paris, France,
Fecha de celebración: 22/08/2014
Jose Luis March Cabrelles; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; José Francisco Duato Marín. "Proceedings of 16th IEEE International Conference on High Performance and Communications". pp. 27 - 33. IEEE, ISSN 978-1-4799-6123-8

- 79 Título del trabajo:** Addressing bandwidth contention in SMT multicores through scheduling
Nombre del congreso: 28th International Conference on Supercomputing (ICS 2014)
Ciudad de celebración: Munich, Germany,
Fecha de celebración: 13/06/2014
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "ICS '14 Proceedings of the 28th ACM international conference on Supercomputing". pp. 167 - 167. ACM, ISSN 978-1-4503-2642-1
- 80 Título del trabajo:** Diseño de mecanismos de prebúsqueda adaptativos bajo gestión eficiente de memoria para procesadores multinúcleo
Nombre del congreso: XXIV Jornadas de Paralelismo
Ciudad de celebración: Madrid,
Fecha de celebración: 20/09/2013
Vicent Selfa Oliver; PAULA NAVARRO ALFONSO; Crispín Gómez Requena; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Actas de las XXIV Jornadas de Paralelismo". pp. 43 - 48. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2
- 81 Título del trabajo:** Planificación Considerando Degradación de Prestaciones por Contención
Nombre del congreso: XXIV Jornadas de Paralelismo
Ciudad de celebración: Madrid,
Fecha de celebración: 20/09/2013
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXIV Jornadas de Paralelismo". pp. 62 - 67. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2
- 82 Título del trabajo:** Políticas para el Controlador de Memoria en Sistemas Multinúcleo de Tiempo Real
Nombre del congreso: XXIV Jornadas de Paralelismo
Ciudad de celebración: Madrid,
Fecha de celebración: 20/09/2013
Jose Luis March Cabrelles; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; José Francisco Duato Marín. "Actas de las XXIV Jornadas de Paralelismo". pp. 30 - 35. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2
- 83 Título del trabajo:** Prestaciones y consumo de caches híbridas variando la proporción de bancos SRAM
Nombre del congreso: XXIV Jornadas de Paralelismo
Ciudad de celebración: Madrid,
Fecha de celebración: 20/09/2013
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXIV Jornadas de Paralelismo". pp. 56 - 61. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2
- 84 Título del trabajo:** L1-Bandwidth Aware Thread Allocation in Multicore SMT Processors
Nombre del congreso: 22nd International Conference on Parallel Architectures and Compilation Techniques (PACT 2013)
Ciudad de celebración: Edimburgo, Escocia,
Fecha de celebración: 11/09/2013
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the 22nd international conference on Parallel architectures and compilation techniques (PACT '13)". pp. 123 - 132. IEEE Press, ISSN 978-1-4799-1021-2

- 85 Título del trabajo:** PS-cache: An energy-efficient cache design for chip multiprocessors
Nombre del congreso: 22nd International Conference on Parallel Architectures and Compilation Techniques (PACT 2013)
Ciudad de celebración: Edimburgo, Escocia,
Fecha de celebración: 11/09/2013
Joan Josep Valls Mompó; Alberto Ros Bardisa; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Proceedings of the 22nd international conference on Parallel architectures and compilation techniques (PACT '13)". pp. 407 - 407. IEEE Press, ISSN 978-1-4799-1021-2
- 86 Título del trabajo:** Exploiting Reuse Information to Reduce Refresh Energy in On-Chip eDRAM Caches
Nombre del congreso: 27th International Conference on Supercomputing (ICS 2013)
Ciudad de celebración: Eugene, Oregon, USA,
Fecha de celebración: 14/06/2013
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the 27th International ACM Conference on International Conference on Supercomputing". pp. 491 - 492. ACM, ISSN 978-1-4503-2130-3
- 87 Título del trabajo:** Using huge pages and performance counters to determine the LLC architecture
Nombre del congreso: International Conference on Computational Science (ICCS 2013): "Computation at the Frontiers of Science"
Ciudad de celebración: Barcelona,
Fecha de celebración: 07/06/2013
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Procedia Computer Science". pp. 2557 - 2560. Elsevier, ISSN 1877-0509
- 88 Título del trabajo:** A New Methodology for Studying Realistic Processors in Computer Science Degrees
Nombre del congreso: 27th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2013)
Ciudad de celebración: Boston, Massachusetts USA,
Fecha de celebración: 24/05/2013
Crispín Gómez Requena; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "IEEE 27th International Parallel and Distributed Processing Symposium, Workshops and PhD Forum". pp. 1283 - 1290. IEEE, ISSN 978-0-7695-4979-8
- 89 Título del trabajo:** Combining RAM technologies for hard-error recovery in L1 data caches working at very-low power modes
Nombre del congreso: Design, Automation and Test in Europe (DATE 2013)
Ciudad de celebración: Grenoble, France,
Fecha de celebración: 22/03/2013
Vicente Jesús Lorente Garcés; Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; RAMON CANAL; Pedro Juan López Rodríguez; José Francisco Duato Marín. "DATE 2013 : IEEE/ACM Design, Automation & Test in Europe Conference & Exhibition". pp. 83 - 88. IEEE, ACM, ISSN 978-3-9815370-0-0
- 90 Título del trabajo:** The impact of User-Browser Interaction on web performance
Nombre del congreso: 28th ACM Symposium on Applied Computing (SAC 2013)
Ciudad de celebración: Coimbra, Portugal,
Fecha de celebración: 22/03/2013
Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 28th Annual ACM Symposium on Applied Computing SAC'13". pp. 695 - 702. ACM, ISSN 978-1-4503-1656-9

- 91 Título del trabajo:** Page-Based Memory Allocation Policies of Local and Remote Memory in Cluster Computers
Nombre del congreso: 18th IEEE International Conference on Parallel and Distributed Systems (ICPADS 2012)
Ciudad de celebración: Singapur,
Fecha de celebración: 19/12/2012
Mónica Serrano Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Rafael Ubal Tena; Houcine Hassan Mohamed; José Francisco Duato Marín. "2012 IEEE 18th International Conference on Parallel and Distributed Systems". pp. 612 - 619. IEEE, ISSN 978-1-4673-4565-1
- 92 Título del trabajo:** Efficiently Handling Memory Accesses to Improve QoS in Multicore Systems under Real-Time Constraints
Nombre del congreso: 24th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2012)
Ciudad de celebración: New York, NY, USA,
Fecha de celebración: 26/10/2012
Jose Luis March Cabrelles; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; José Francisco Duato Marín. "2012 IEEE 24th International Symposium on Computer Architecture and High Performance Computing". pp. 286 - 293. IEEE Computer Society, Conference Publishing Services (CPS), ISSN 978-0-7695-4907-1
- 93 Título del trabajo:** Analyzing the Optimal Ratio of SRAM Banks in Hybrid Caches
Nombre del congreso: 30th IEEE International Conference on Computer Design (ICCD 2012)
Ciudad de celebración: Montreal, Canada,
Fecha de celebración: 03/10/2012
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "30th IEEE International Conference on Computer Design". pp. 297 - 302. IEEE, ISSN 978-1-4673-3050-3
- 94 Título del trabajo:** PS-Dir: A Scalable Two-Level Directory Cache
Nombre del congreso: 21st International Conference on Parallel Architectures and Compilation Techniques (PACT 2012)
Ciudad de celebración: Minneapolis, MN, USA,
Fecha de celebración: 23/09/2012
Joan Josep Valls Mompó; Alberto Ros Bardisa; Julio Sahuquillo Borrás; María Engracia Gómez Requena; José Francisco Duato Marín. "The 21st International Conference on Parallel Architectures and Compilation Techniques (PACT 2012)". pp. 451 - 452. IEEE Computer Society, ISSN 978-1-4503-1182-3
- 95 Título del trabajo:** Balanceo Dinámico con Control de Consumo en Sistemas Multinúcleo de Tiempo Real
Nombre del congreso: XXIII Jornadas de Paralelismo
Ciudad de celebración: Elche,
Fecha de celebración: 21/09/2012
Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 206 - 211. Universidad Miguel Hernández, ISSN 978-84-695-4471-6
- 96 Título del trabajo:** El directorio PS: Una caché de directorio multinivel escalable para CMPs
Nombre del congreso: XXIII Jornadas de Paralelismo
Ciudad de celebración: Elche,
Fecha de celebración: 21/09/2012
Joan Josep Valls Mompó; Alberto Ros Bardisa; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 442 - 447. Universidad Miguel Hernández, ISSN 978-84-695-4471-6

- 97 Título del trabajo:** Incremento en las prestaciones del algoritmo pMRU mediante el uso de una cache víctima
Nombre del congreso: XXIII Jornadas de Paralelismo
Ciudad de celebración: Elche,
Fecha de celebración: 21/09/2012
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 455 - 460. Universidad Miguel Hernández, ISSN 978-84-695-4471-6
- 98 Título del trabajo:** Planificación considerando el ancho de banda de la jerarquía de cache
Nombre del congreso: XXIII Jornadas de Paralelismo
Ciudad de celebración: Elche,
Fecha de celebración: 21/09/2012
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 472 - 477. Universidad Miguel Hernández, ISSN 978-84-695-4471-6
- 99 Título del trabajo:** Predictor de Prestaciones para la Planificación de Memoria en Clústers de Computadores
Nombre del congreso: XXIII Jornadas de Paralelismo
Ciudad de celebración: Elche,
Fecha de celebración: 21/09/2012
Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 400 - 405. Universidad Miguel Hernández, ISSN 978-84-695-4471-6
- 100 Título del trabajo:** Una Nueva Metodología para el Estudio de Procesadores Realistas en las Titulaciones de Informática
Nombre del congreso: XXIII Jornadas de Paralelismo
Ciudad de celebración: Elche,
Fecha de celebración: 21/09/2012
Crispín Gómez Requena; Mónica Serrano Gómez; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 507 - 512. Universidad Miguel Hernández, ISSN 978-84-695-4471-6
- 101 Título del trabajo:** Effects of Process Variation on the Access Time in SRAM Cells
Nombre del congreso: 1st International Workshop on On-chip memory hierarchies and interconnects: organization, management and implementation (OMHI 2012)
Ciudad de celebración: Rodas, Grecia,
Fecha de celebración: 27/08/2012
Vicente Jesús Lorente Garcés; Julio Sahuquillo Borrás. "Lecture Notes in Computer Science (LNCS), volume 7640". pp. 347 - 356. Springer, ISSN 978-3-642-36949-0
- 102 Título del trabajo:** The impact of user's dynamic behavior on web performance
Nombre del congreso: 11th Annual IEEE International Symposium on Network Computing and Applications (NCA 2012)
Ciudad de celebración: Cambridge, MA USA,
Fecha de celebración: 25/08/2012
Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "2012 IEEE 11th International Symposium on Network Computing and Applications". pp. 143 - 145. IEEE, ISSN 978-0-7685-4773-2

- 103 Título del trabajo:** Dynamic Virtual Migration to Reduce Power Consumption in Multicore Embedded Systems
Nombre del congreso: 8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems
Ciudad de celebración: Fiuggi, Italia,
Fecha de celebración: 14/07/2012
Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. "8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems". pp. 241 - 244. Academia Press, ISSN 978-90-382-1987-5
- 104 Título del trabajo:** MRU-Tour: A Concept to be Applied in Last-Level Cache Replacement
Nombre del congreso: 8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems
Ciudad de celebración: Fiuggi, Italia,
Fecha de celebración: 14/07/2012
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems". pp. 119 - 122. Academia Press, ISSN 978-90-382-1987-5
- 105 Título del trabajo:** Understanding Cache Hierarchy Contention in CMPs to Improve Job Scheduling
Nombre del congreso: 26th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2012)
Ciudad de celebración: Shanghai, China,
Fecha de celebración: 25/05/2012
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the 2012 IEEE 26th International Parallel and Distributed Processing Symposium". pp. 508 - 519. IEEE Computer Society Conference Publishing Services, ISSN 978-0-7695-4675-9
- 106 Título del trabajo:** MRU-Tour-based Replacement Algorithms for Last-Level Caches
Nombre del congreso: 23rd International Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2011)
Ciudad de celebración: Vitória, Espírito Santo, Brazil,
Fecha de celebración: 29/10/2011
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 112 - 119. IEEE Computer Society Press, ISSN 978-0-7695-4573-8
- 107 Título del trabajo:** A Cluster Computer Performance Predictor for Memory Scheduling
Nombre del congreso: 11th International Conference on Algorithms and Architectures for Parallel Processing (ICA3PP 2011)
Ciudad de celebración: Melbourne, Australia,
Fecha de celebración: 26/10/2011
Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "ICA3PP'11 Proceedings of the 11th international conference on Algorithms and architectures for parallel processing - Volume Part II". pp. 353 - 362. Springer, ISSN 978-3-642-24668-5
- 108 Título del trabajo:** Improving Last-Level Cache Performance by Exploiting the Concept of MRU-Tour
Nombre del congreso: 20th International Conference on Parallel Architectures and Compilation Techniques (PACT 2011)
Ciudad de celebración: Galvestone Island, Texas, EEUU,
Fecha de celebración: 14/10/2011



Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings: 2011 International Conference on Parallel Architectures and Compilation Techniques". pp. 213 - 213. IEEE Computer Society, ISSN 978-0-7695-4566-0

- 109 Título del trabajo:** Integración del comportamiento dinámico del usuario en TPC-W
Nombre del congreso: XXXVII Conferencia Latinoamericana en Informática (CLEI 2011)
Ciudad de celebración: Quito, Ecuador,
Fecha de celebración: 10/10/2011
Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas del congreso". pp. 34 - 48. Propia, ISSN 978-9942-9880-0-3
- 110 Título del trabajo:** Algoritmo de reemplazo para cache de último nivel basado en periodos MRU
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 557 - 562. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 111 Título del trabajo:** Incorporación del dinamismo del usuario en un benchmark de comercio electrónico
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
Raúl Peña Ortiz; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings". pp. 459 - 465. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 112 Título del trabajo:** Real-Time Task Migration with Dynamic Partitioning to Reduce Power Consumption
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. "Proceedings". pp. 185 - 190. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 113 Título del trabajo:** A Dynamic Power-Aware Partitioner with Task Migration for Multicore Embedded Systems
Nombre del congreso: 17th International European Conference on Parallel and Distributed Computing Euro-Par 2011
Ciudad de celebración: Bordeaux, France,
Fecha de celebración: 02/09/2011
Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. "Proceedings". pp. 218 - 229. Springer-Verlag, ISSN 978-3-642-23399-9
- 114 Título del trabajo:** Energy Behaviour of NUCA Caches in CMPs
Nombre del congreso: 14th Euromicro Conference On Digital System Design Architectures, Methods And Tools (DSD 2011)
Ciudad de celebración: Oulu, Finland,
Fecha de celebración: 31/08/2011
Alessandro Bardine; Pierfrancesco Foglia; Francesco Panicucci; Marco Solinas; Julio Sahuquillo Borrás. "Conference Proceedings: 2011 14th Euromicro Conference on Digital System Design". pp. 746 - 753. IEEE Computer Society Press, ISSN 978-0-7695-4494-6



- 115 Título del trabajo:** Combining Technologies to Reduce Energy in L1 Data Caches
Nombre del congreso: 7th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2011)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2011
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. pp. 51 - 54.
- 116 Título del trabajo:** How to Model Real-Time Task Constraints on a High-Performance Processor Simulator
Nombre del congreso: 7th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2011)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2011
Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. pp. 301 - 304.
- 117 Título del trabajo:** WEBWORKLOAD GENERATORS. A survey focusing on user dynamism representation
Nombre del congreso: 7th International Conference on Web Information Systems and Technologies - WEBIST 2011
Ciudad de celebración: Noordwijkerhout, Netherlands,
Fecha de celebración: 31/05/2011
Raúl Peña Ortiz; Julio Sahuquillo Borrás; José Antonio Gil Salinas; Ana Pont Sanjuan. "Proceedings of the 7th International Conference on Web Information Systems and Technologies - WEBIST 2011". pp. 119 - 126. INSTICC-Institute for Systems and Technologies of Information, Control and Communication, ISSN 978-989-8425-51-5
- 118 Título del trabajo:** Out-of-Order Retirement of Instructions in Sequentially Consistent Multiprocessors
Nombre del congreso: XXVIII IEEE International Conference on Computer Design (ICCD 2010)
Ciudad de celebración: Amsterdam, Netherlands,
Fecha de celebración: 03/10/2010
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; DAVID KAEI. "Proceedings". pp. 1 - 8. IEEE Computer Society Press, ISSN 978-1-4244-8935-0
- 119 Título del trabajo:** Exploiting Subtrace-Level Parallelism in Clustered Processors
Nombre del congreso: 19th International Conference on Parallel Architectures and Compilation Techniques (PACT 2010)
Ciudad de celebración: Vienna, Austria,
Fecha de celebración: 11/09/2010
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 555 - 556. ACM, ISSN 978-1-4503-0178-7
- 120 Título del trabajo:** A Low-Cost Web Prediction Algorithm Using Referrer Information
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Bernardo Antonio De La Ossa Perez; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

- 121 Título del trabajo:** AMPLIACIÓN DE UN SIMULADOR DE SISTEMAS MULTINÚCLEO PARA LA EJECUCIÓN DE TAREAS DE TIEMPO REAL CON CONTROL DE CONSUMO
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 122 Título del trabajo:** Extracción automática de paralelismo en procesadores multi-cluster con trace cache
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 123 Título del trabajo:** Generating dynamic workload for web performance evaluation
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Raúl Peña Ortiz; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 124 Título del trabajo:** Impacto en las prestaciones y energía de una cache de datos de primer nivel basada en macroceldas
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 125 Título del trabajo:** Una heurística de planificación de memoria local y remota en clusters de computadores
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 126 Título del trabajo:** Utilización de la herramienta Multi2Sim para la enseñanza universitaria en arquitectura del procesador
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

- 127 Título del trabajo:** A scheduling heuristic to handle local and remote memory in cluster computers
Nombre del congreso: 12nd International Conference on High Performance and Communications (HPCC 2010)
Ciudad de celebración: Melbourne, Australia,
Fecha de celebración: 01/09/2010
Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings". pp. 1 - 8. IEEE Computer Society Press, ISSN 978-1-4244-8335-8
- 128 Título del trabajo:** EXTENDING A MULTICORE MULTITHREAD SIMULATOR TO MODEL POWER-AWARE HARD REAL-TIME SYSTEMS
Nombre del congreso: 10th International Conference on Algorithms and Architectures for Parallel Processing (ICA3PP 2010)
Ciudad de celebración: Busan, Korea,
Fecha de celebración: 21/05/2010
Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Algorithms and Architectures for Parallel Processing 10th International Conference, ICA3PP 2010". pp. 444 - 453. Springer, ISSN 978-3-642-13136-3
- 129 Título del trabajo:** Speculative Validation of Web Objects for Further Reducing the User-Perceived Latency
Nombre del congreso: IFIP Networking 2010
Ciudad de celebración: Chennai, India,
Fecha de celebración: 15/05/2010
Josep Doménech De Soria; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas". pp. 239 - 250. Springer, ISSN 978-3-642-12962-9
- 130 Título del trabajo:** Dynamic Task Set Partitioning Based on Balancing Resource Requirements and Utilization to Reduce Power Consumption
Nombre del congreso: 25th ACM Symposium On Applied Computing (SAC 2010)
Ciudad de celebración: Sierre, Switzerland,
Fecha de celebración: 22/03/2010
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "SAC '10: Proceedings of the 2010 ACM Symposium on Applied Computing". pp. 521 - 526. ACM Press, New York, ISSN 978-1-60558-639-7
- 131 Título del trabajo:** Referrer graph: a low-cost web prediction algorithm
Nombre del congreso: 25th ACM Symposium On Applied Computing (SAC 2010)
Ciudad de celebración: Sierre, Switzerland,
Fecha de celebración: 22/03/2010
Bernardo Antonio De La Ossa Perez; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas. "SAC '10: Proceedings of the 2010 ACM Symposium on Applied Computing". pp. 831 - 838. ACM Press, New York, ISSN 978-1-60558-639-7
- 132 Título del trabajo:** Balancing Task Resource Requirements in Multithreaded Multicore Processors to Reduce Power Consumption
Nombre del congreso: 18th Euromicro Conference on Parallel, Distributed and Network-Based Computing (PDP 2010)
Ciudad de celebración: Pisa, Italia,
Fecha de celebración: 19/02/2010
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the 18th Euromicro Conference on Parallel, Distributed and Network-based Processing". pp. 200 - 204. IEEE Computer Society, ISSN 978-0-7695-3939-3

- 133 Título del trabajo:** An Hybrid eDRAM/SRAM Macrocell to Implement First-Level Data Caches
Nombre del congreso: 42nd IEEE/ACM International Symposium on Microarchitecture (MICRO 2008)
Ciudad de celebración: New York, Estados Unidos,
Fecha de celebración: 12/12/2009
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Vicente Jesús Lorente Garcés; RAMON CANAL; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 213 - 221. IEEE Computer Society/ACM, ISSN 978-1-60558-798-1
- 134 Título del trabajo:** A Power-aware Hybrid RAM-CAM Renaming Mechanism for Fast Recovery
Nombre del congreso: XXVII IEEE International Conference on Computer Design (ICCD 2009)
Ciudad de celebración: Lake Tahoe, Estados Unidos,
Fecha de celebración: 04/10/2009
Salvador Vicente Petit Martí; Rafael Ubal Tena; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez. "Proceedings". pp. 150 - 157. IEEE Computer Society Press, ISSN 978-1-4244-5028-2
- 135 Título del trabajo:** A Workload-Aware ROB Sharing Strategy for Multithreaded Processors
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 189 - 194. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 136 Título del trabajo:** Memoria dinámica en caches de datos de primer nivel sin necesidad de refresco
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Alejandro Valero Bresó; Vicente Jesús Lorente Garcés; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 265 - 270. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 137 Título del trabajo:** Reducing User-Perceived Latencies and Web Server Load by Prevalidating Web Objects
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Josep Doménech De Soria; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 499 - 504. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 138 Título del trabajo:** Upper Bound of Web Page Latency Saving in an Experimental Prefetching System
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Bernardo Antonio De La Ossa Perez; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 587 - 592. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 139 Título del trabajo:** An Empirical Study on Maximum Latency Saving in Web Prefetching
Nombre del congreso: 2009 IEEE/WIC/ACM International Conference on Web Intelligence
Ciudad de celebración: Milán, Italia,
Fecha de celebración: 15/09/2009

Bernardo Antonio De La Ossa Perez; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Proceedings of the conference 2009 IEEE/WIC/ACM International Joint Conference on Web Intelligence and Intelligent Agent Technology". pp. 556 - 559. IEEE Computer Society, ISSN 978-0-7695-3801-3

- 140 Título del trabajo:** An Efficient Low-Complexity Alternative to the ROB for Out-of-Order Retirement of Instructions
Nombre del congreso: 12th EUROMICRO Conference on Digital System Design Architectures, Methods and Tools (DSD 2009)
Ciudad de celebración: Patras, Grecia,
Fecha de celebración: 27/08/2009
Salvador Vicente Petit Martí; Rafael Ubal Tena; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the DSD 2009". pp. 635 - 642. IEEE Computer Society Press, ISSN 978-0-7695-3782-5
- 141 Título del trabajo:** Paired ROB's: A Cost-Effective Reorder Buffer Sharing Strategy for SMT Processors
Nombre del congreso: 15th International European Conference on Parallel and Distributed Computing (Euro-par 2009)
Ciudad de celebración: Delft, The Netherlands,
Fecha de celebración: 25/08/2009
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings". pp. 309 - 320. LNCS, ISSN 978-3-642-03868-6
- 142 Título del trabajo:** Dynamic Task Set Partitioning Based on Balancing Resource Requirements and Utilization to Reduce Power Consumption
Nombre del congreso: 23rd International Conference on Supercomputing (ICS)
Ciudad de celebración: New York, Estados Unidos,
Fecha de celebración: 08/06/2009
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings". pp. 513 - 514. IEEE Computer Society. ACM Press, ISSN 978-1-60558-498-0
- 143 Título del trabajo:** A hard real-time scheduling algorithm acting at workload variations for DVS multithreaded multicore processors
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 144 Título del trabajo:** An experimental Framework to Simulate Sequential and Parallel Workloads in Multicore-Multithreaded Processors
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 145 Título del trabajo:** Decreasing the Tag and Data Length to Reduce the BTB Hot Spot
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008



Noel Tomás Arnau; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0

- 146 Título del trabajo:** Sistema predictivo para la reducción del tiempo de descarga de páginas Web y de la carga del servidor
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Josep Doménech De Soria; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas de las Jornadas". pp. 640 - 643. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 147 Título del trabajo:** Reducing the Number of Bits in the BTB to Attack the Branch Predictor Hot-Spot
Nombre del congreso: The 14th International European Conference on Parallel and Distributed Computing (Euro-Par 2008)
Ciudad de celebración: Las Palmas de Gran Canaria, Es,
Fecha de celebración: 27/08/2008
Noel Tomás Arnau; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings of the Euro-Par 2008. Lecture Notes in Computer Systems". pp. 317 - 326. Springer, ISSN 978-3-540-85450-0
- 148 Título del trabajo:** A Simple Power-Aware Scheduling for Multicore Systems when Running Real-Time Applications
Nombre del congreso: 22nd International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Miami, Estados Unidos,
Fecha de celebración: 14/04/2008
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 978-1-4244-1694-3
- 149 Título del trabajo:** The Impact of Out-of-Order Commit in Coarse-Grain, Fine-Grain and Simultaneous Multithreaded Architectures
Nombre del congreso: 22nd International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Miami, Estados Unidos,
Fecha de celebración: 14/04/2008
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 978-1-4244-1694-3
- 150 Título del trabajo:** Evaluating Performance Potential of Function Level Parallelism
Nombre del congreso: 12th Workshop on the Interaction between Compilers and Computer Architecture (INTERACT-12)
Ciudad de celebración: Salt Lake City, Estados Unidos,
Fecha de celebración: 01/02/2008
David Yuste Romero; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 1 - 10. --,
- 151 Título del trabajo:** Multi2Sim: a Simulation Framework to Evaluate Multicore-Multithreaded Processors
Nombre del congreso: 19th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2006)
Ciudad de celebración: Gramado, Brasil,
Fecha de celebración: 24/10/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings of the SBAC-PAD 2007". pp. 62 - 68. IEEE Computer Society Press, ISSN 0-7695-23014-1



- 152 Título del trabajo:** Leakage current reduction in data caches on embedded systems
Nombre del congreso: International Conference on Intelligent Pervasive Computing (IPC 2007)
Ciudad de celebración: Jeju island, Korea,
Fecha de celebración: 11/10/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; Pedro Juan López Rodríguez. "Proceedings of IPC-07". pp. 45 - 50. IEEE Computer society, ISSN 0769530060
- 153 Título del trabajo:** Web Prefetch Performance Evaluation in a Real Environment
Nombre del congreso: IFIP/ACM Latin America Networking Conference (LANC 2007)
Ciudad de celebración: San José, Costa Rica,
Fecha de celebración: 01/10/2007
Bernardo Antonio De La Ossa Perez; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of 2007 IFIP ACM Latin America Networking Conference". pp. 1 - 9. ACM Digital Library, ISSN 978-9968-9678-9-1
- 154 Título del trabajo:** VB-MT: Design Issues and Performance of the Validation Buffer Microarchitecture for Multithreaded Processors
Nombre del congreso: 16th International Conference on Parallel Architectures and Compilation Technique (PACT 2007)
Ciudad de celebración: Brasov, Rumania,
Fecha de celebración: 15/09/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 16th International Conference on Parallel Architectures and Compilation Technique (PACT 2007)". pp. 429 - 429. IEEE Computer Society, ISSN 0-7695-2944-5
- 155 Título del trabajo:** A First Approach to Non-Speculative Out-of-Order Instructions Retirement
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
Rafael Ubal Tena; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 59 - 66. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6
- 156 Título del trabajo:** Function Level Parallelism: a First Approach
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
David Yuste Romero; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 843 - 849. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6
- 157 Título del trabajo:** Supplying predictions with prefetch responses to efficiently reduce web user's perceived latency
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
Bernardo Antonio De La Ossa Perez; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 389 - 396. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6

- 158 Título del trabajo:** The Validation Buffer Microarchitecture for Multithreaded Processors
Nombre del congreso: 3rd International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2007)
Ciudad de celebración: L'Aquila, Italia,
Fecha de celebración: 15/07/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of ACACES 2007". pp. 131 - 134. HiPEAC NoE, ISSN 9789038211275
- 159 Título del trabajo:** Delfos: the Oracle to Predict Next Web Users Accesses
Nombre del congreso: 21st IEEE International Conference on Advanced Information Networking and Applications (AINA 2007)
Ciudad de celebración: Niagara Falls, Canadá,
Fecha de celebración: 23/05/2007
Bernardo Antonio De La Ossa Perez; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of AINA' 07". pp. 679 - 686. IEEE Computer Society, ISSN 0-7695-2846-5
- 160 Título del trabajo:** Improving Web Prefetching by Making Predictions at Prefetch
Nombre del congreso: 3rd EuroNGI Conference on Next Generation Internet Networks (NGI 2007)
Ciudad de celebración: Trondheim, Noruega,
Fecha de celebración: 21/05/2007
Bernardo Antonio De La Ossa Perez; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of 3rd Conference on Next Generation Internet Networks (2007)". pp. 21 - 27. IEEE, ISSN 1-4244-0856-3
- 161 Título del trabajo:** Analysis of Web-Proxy Cache Replacement Algorithms under Steady-State Conditions
Nombre del congreso: 3rd International Conference on Web Information Systems and Technologies (WEBIST 2007)
Ciudad de celebración: Barcelona, España,
Fecha de celebración: 03/03/2007
LUIS GUILLERMO CARDENAS ALEXANDRES; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas. "Actas". pp. 253 - 260. WEBIST, ISSN 978-972-8865-77-1
- 162 Título del trabajo:** The Impact of the Web Prefetching Architecture on the Limits of Reducing Users Perceived Latency
Nombre del congreso: 2006 IEEE/WIC/ACM International Conference on Web Intelligence
Ciudad de celebración: Hong Kong, China,
Fecha de celebración: 22/12/2006
Josep Doménech De Soria; Julio Sahuquillo Borrás; José Antonio Gil Salinas; Ana Pont Sanjuan. "Proceedings of the 2006 IEEE/WIC/ACM International Conference on Web Intelligence". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-2750
- 163 Título del trabajo:** DDG: An Efficient Prefetching Algorithm for Current Web Generation
Nombre del congreso: 1st IEEE Workshop on Hot Topics in Web Systems and Technologies (HOTWEB 2006)
Ciudad de celebración: Boston, Estados Unidos,
Fecha de celebración: 13/11/2006
Josep Doménech De Soria; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the First IEEE Workshop on Hot Topics in Web Systems and Technologies (HOTWEB)". pp. 1 - 12. IEEE press, ISSN 1-4244-0596-3

- 164 Título del trabajo:** APPLYING THE ZEROS SWITCH-OFF TECHNIQUE TO REDUCE STATIC ENERGY IN DATA CACHES
Nombre del congreso: 18th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2006)
Ciudad de celebración: OURO Preto, Brasil,
Fecha de celebración: 17/10/2006
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings of the SBAC-PAD 2006". pp. 133 - 140. IEEE Press, ISSN 0-7695-2704-3
- 165 Título del trabajo:** A Comparative Study of Web Prefetching Techniques Focusing on User's Perspective
Nombre del congreso: IFIP International Conference on Network and Parallel Computing (NPC 2006)
Ciudad de celebración: Tokio, Japón,
Fecha de celebración: 04/10/2006
Josep Doménech De Soria; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas. "Proceedings of the 2006 IFIP International Conference on Network and Parallel Computing". pp. 75 - 83. The International Federation for Information Processing, ISSN pendent
- 166 Título del trabajo:** EXPLOITING ZERO-BIT PATTERNS TO REDUCE STATIC ENERGY IN DATA CACHES
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas". pp. 19 - 24. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0
- 167 Título del trabajo:** Guidelines for Evaluating and Adapting Web Prefetching Techniques
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
Josep Doménech De Soria; Ana Pont Sanjuan; José Antonio Gil Salinas; Julio Sahuquillo Borrás. "Actas". pp. 97 - 102. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0
- 168 Título del trabajo:** Prefetching next web user's accesses in a real environment
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
Bernardo Antonio De La Ossa Perez; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas". pp. 175 - 180. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0
- 169 Título del trabajo:** Claves para la Evaluación de Técnicas de Prebúsqueda en Web
Nombre del congreso: XXXII Conferencia Latinoamericana de Informática (CLEI)
Ciudad de celebración: Santiago de Chile, Chile,
Fecha de celebración: 20/08/2006
Josep Doménech De Soria; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Johann Marcelo Márquez Barja; Ana Pont Sanjuan. "Trabajos de la 32a Conferencia Latinoamericana de Informática". pp. 1 - 9. CLEI,
- 170 Título del trabajo:** Incorporación de modelado dinámico a un generador de carga para la Web 2.0
Nombre del congreso: XXXII Conferencia Latinoamericana de Informática (CLEI)
Ciudad de celebración: Santiago de Chile, Chile,
Fecha de celebración: 20/08/2006
Raúl Peña Ortiz; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Trabajos de la 32a Conferencia Latinoamericana de Informática". pp. 1 - 9. CLEI,

- 171 Título del trabajo:** La Heterogeneidad de los Índices de Prestaciones de la Prebúsqueda Web
Nombre del congreso: XXXII Conferencia Latinoamericana de Informática (CLEI)
Ciudad de celebración: Santiago de Chile, Chile,
Fecha de celebración: 20/08/2006
Josep Doménech De Soria; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas. "Trabajos de la 32a Conferencia Latinoamericana de Informática". pp. 1 - 9. CLEI,
- 172 Título del trabajo:** Cost-Benefit Analysis of Web Prefetching Algorithms from the User's Point of View
Nombre del congreso: 5th IFIP-TC6 Networking Conference
Ciudad de celebración: Coimbra, Portugal,
Fecha de celebración: 15/08/2006
Josep Doménech De Soria; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas. "5th IFIP-TC6 Networking Conference proceedings". pp. 1113 - 1119. Springer-Lecture Notes, ISSN 3-540-34192-7
- 173 Título del trabajo:** Design Keys to Adapt Web Prefetching Algorithms to Environment Conditions
Nombre del congreso: 1st International Conference on Communication Systems Software and Middleware
Ciudad de celebración: New Delhi, India,
Fecha de celebración: 12/01/2006
Josep Doménech De Soria; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Proceedings of the First International Conference on Communication Systems Software and Middleware". pp. 1 - 12. IEEE Computer & Communications Society, ISSN 0-7803-95
- 174 Título del trabajo:** PERFORMING FAIR COMPARISON STUDIES OF LEAKAGE REDUCTION POLICIES
Nombre del congreso: XVI Jornadas de Paralelismo (JP 2005)
Ciudad de celebración: Granada, España,
Fecha de celebración: 16/09/2005
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Actas del CEDI 2005". pp. 35 - 42. Thomson Paraninfo, ISSN 84-9732-430-7
- 175 Título del trabajo:** Uso de los simuladores y herramientas web para la enseñanza de Sistemas Operativos
Nombre del congreso: I Simposio Nacional de Docencia en la Informatica
Ciudad de celebración: Granada, España,
Fecha de celebración: 13/09/2005
Félix Buendía García; Juan Carlos Cano Escribá; Julio Sahuquillo Borrás. "Actas". pp. 121 - 128. Thomson, ISSN 84-9732-443-9
- 176 Título del trabajo:** How current web generation affects prediction algorithms performance
Nombre del congreso: 1st IEEE International Conference on Software in Telecommunications and Computer Networks.
Ciudad de celebración: Split, Croacia,
Fecha de celebración: 09/09/2005
Josep Doménech De Soria; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Actas del congreso". pp. 199 - 205. IEEE Press, ISSN 953-6114-78-X
- 177 Título del trabajo:** Modelado de patrones de comportamiento de usuarios WWW de segunda generación
Nombre del congreso: 1as. Jornadas Científico-Técnicas en Servicios Web (JSWEB 2005)
Ciudad de celebración: Granada, España,
Fecha de celebración: 01/09/2005
Raúl Peña Ortiz; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Actas de las jornadas". pp. 250 - 254. Thomson Eds., ISSN 84-9732-455

- 178 Título del trabajo:** Modeling Continuous changes of the user's dynamic behaviour of the WWW
Nombre del congreso: 5th International Workshop on Software and Performance (WOSP 2005)
Ciudad de celebración: Palma de Mallorca, España,
Fecha de celebración: 01/07/2005
Raúl Peña Ortiz; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Workshop Proceedings". pp. 175 - 180. ACM press, ISSN 1-59593-087-6
- 179 Título del trabajo:** Emulating web cache replacement algorithms versus a real system
Nombre del congreso: 10th IEEE Symposium on Computers and Communications (ISCC 2005)
Ciudad de celebración: Cartagena, España,
Fecha de celebración: 27/06/2005
LUIS GUILLERMO CARDENAS ALEXANDRES; José Antonio Gil Salinas; Josep Doménech De Soria; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of ISCC-2005". pp. 891 - 897. IEEE Computer Society Press, ISSN 0-7695-2373-0
- 180 Título del trabajo:** Exploiting Temporal Locality in Drowsy Caches
Nombre del congreso: 2nd ACM International Conference on Computing Frontiers (CF 2005)
Ciudad de celebración: Ischia, Italia,
Fecha de celebración: 01/05/2005
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Proceedings of the Conference". pp. 371 - 377. ACM-Sigmicro, ISSN 1-59593-018-3
- 181 Título del trabajo:** Performance Comparison of a Web Cache Simulation Framework
Nombre del congreso: 19th IEEE International Conference on Advanced Information Networking and Applications (AINA 2005)
Ciudad de celebración: Taiwan,
Fecha de celebración: 01/03/2005
LUIS GUILLERMO CARDENAS ALEXANDRES; José Antonio Gil Salinas; Josep Doménech De Soria; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of AINA-05". pp. 280 - 284. IEEE Computer press, ISSN 345-9879-09-X
- 182 Título del trabajo:** A Comparison study of the HLRC-DU Protocol versus HLRC Hardware assisted protocol
Nombre del congreso: 13th Euromicro Conference on Parallel, Distributed and Network-based Processing (PDP 2005)
Ciudad de celebración: Lugano, Suiza,
Fecha de celebración: 09/02/2005
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "13th Euromicro Conference on Parallel, Distributed and Network-Based Processing, 2005, Proceedings". pp. 197 - 204. IEEE Computer Society, ISSN 0-7695-2280-7
- 183 Título del trabajo:** CARENA: A tool to Capture and Replay Web Navigation Sessions
Nombre del congreso: 9th IEEE/IFIP Workshop on End-to-End Monitoring Techniques and Services (E2EMON 2005)
Ciudad de celebración: Niza, Francia,
Fecha de celebración: 01/02/2005
Bernardo Antonio De La Ossa Perez; Ingrid Juliana Niño González; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings del Wokshop". pp. 127 - 141. IEEE Press, ISSN 0-7803-9249

- 184 Título del trabajo:** About the heterogeneity of web prefetching performance key metrics
Nombre del congreso: IFIP International Conference on Intelligence in communication systems
Ciudad de celebración: Bangkok, Tailandia,
Fecha de celebración: 01/11/2004
Josep Doménech De Soria; Julio Sahuquillo Borrás; José Antonio Gil Salinas; Ana Pont Sanjuan.
"Proceedings of 2004 IFIP Conf. on Intell. in Comm. Systems". pp. 220 - 235. Springer-Verlag, ISSN 3-540-23893-X
- 185 Título del trabajo:** Characterizing the Dynamic Behavior of Workload Execution in SVM systems
Nombre del congreso: 16th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2004)
Ciudad de celebración: Foz do Iguaçu, Brasil,
Fecha de celebración: 27/10/2004
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan; DAVID KAEI. "Proceedings of the SBAC-PAD 2004". pp. 230 - 237. IEEE press, ISSN 0-7695-2240-8
- 186 Título del trabajo:** An experimental framework for testing web prefetching techniques
Nombre del congreso: 30th Euromicro Conference (EUROMICRO 2004)
Ciudad de celebración: Rennes, Francia,
Fecha de celebración: 01/09/2004
Josep Doménech De Soria; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas.
"Proceedings of the 30th Euromicro Conference". pp. 214 - 221. IEEE Computer Soc., ISSN 0-7695-2199-1
- 187 Título del trabajo:** A Comprehensive Web Workload Characterization
Nombre del congreso: 2nd International Working Conference on Performance Modelling and Evaluation of Heterogeneous Networks (HET-NETs 04)
Ciudad de celebración: Litley, Reino Unido,
Fecha de celebración: 26/07/2004
JUAN ANTONIO LACORT LUJÁN; Ana Pont Sanjuan; José Antonio Gil Salinas; Julio Sahuquillo Borrás.
"Proceedings". pp. 6701 - 6710. HET-NET's, ISSN 0-9540151-6-9
- 188 Título del trabajo:** A Tool to capture and replay web navigation sessions
Nombre del congreso: 2nd International Working Conference on Performance Modelling and Evaluation of Heterogeneous Networks (HET-NETs 04)
Ciudad de celebración: Litley, Reino Unido,
Fecha de celebración: 26/07/2004
Bernardo Antonio De La Ossa Perez; Ingrid Juliana Niño González; José Antonio Gil Salinas; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings". pp. 201 - 203. HET-NET's, ISSN 0-9540151-6-9
- 189 Título del trabajo:** Giving Facilities for the design and test of web prefetching techniques
Nombre del congreso: 2nd International Working Conference on Performance Modelling and Evaluation of Heterogeneous Networks (HET-NETs 04)
Ciudad de celebración: Litley, Reino Unido,
Fecha de celebración: 26/07/2004
Josep Doménech De Soria; Ana Pont Sanjuan; Julio Sahuquillo Borrás; José Antonio Gil Salinas.
"Proceedings". pp. 7301 - 7310. HET-NET's, ISSN 0-9540151-6-9
- 190 Título del trabajo:** Modeling Users' dynamic behaviour in web application environments
Nombre del congreso: 2nd International Working Conference on Performance Modelling and Evaluation of Heterogeneous Networks (HET-NETs 04)
Ciudad de celebración: Litley, Reino Unido,
Fecha de celebración: 26/07/2004



Raúl Peña Ortiz; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Proceedings". pp. 5001 - 5010. HET-NET's, ISSN 0-9540151-6-9

191 Título del trabajo: The Multikey Web Cache Simulator: a Platform for Designing Proxy Cache Management Techniques

Nombre del congreso: 12th Euromicro Conference on Parallel, Distributed and Network-based Processing (PDP 2004)

Ciudad de celebración: La Coruña, España,

Fecha de celebración: 11/02/2004

LUIS GUILLERMO CARDENAS ALEXANDRES; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Proceedings of the 12th Euromicro Conference on Parallel, Distributed and Network-based Processing PDP2004". pp. 390 - 397. IEEE, ISSN 0-7695-2083-9

192 Título del trabajo: A Comparison study of the HLRC-DU protocol versus a HLRC hardware assisted protocol

Nombre del congreso: XIV Jornadas de Paralelismo

Ciudad de celebración: Madrid, España,

Fecha de celebración: 17/09/2003

Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas de las XIV Jornadas de Paralelismo". pp. 521 - 526. Universidad Carlos III de Madrid, ISSN 84-89315-34-5

193 Título del trabajo: Efficient Interconnects for Clustered Microarchitectures

Nombre del congreso: 7th International Conference on Parallel Architectures and Compilation Techniques (PACT 2002)

Ciudad de celebración: Charlottesville, Estados Unido,

Fecha de celebración: 25/09/2002

Julio Sahuquillo Borrás; José Francisco Duato Marín. "Proceedings 2002 International Conference on Parallel Architectures and Compilation Techniques. PACT 2002". pp. 291 - 300. IEEE Computer Society, ISSN 0-7695-1620-3

194 Título del trabajo: Accelerating Consistency Protocols through Write Updates

Nombre del congreso: XIII Jornadas de Paralelismo

Ciudad de celebración: Lérida, España,

Fecha de celebración: 11/09/2002

Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas de las XIII Jornadas de Paralelismo". pp. 31 - 36. Ediciones de la Universitat de Lleida, ISSN 84-8409-159-7

195 Título del trabajo: La enseñanza de la memoria cache: Conceptos teóricos, prácticos y dificultades de su estudio

Nombre del congreso: V Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica (TAE 2002)

Ciudad de celebración: Las Palmas, España,

Fecha de celebración: 13/02/2002

José Miguel Valiente González; Julio Sahuquillo Borrás; Xavier Molero Prieto; Ana Pont Sanjuan; Ángel Rodas Jordá. "Libro de Actas". pp. 149 - 152. Congreso, ISSN @

196 Título del trabajo: Characterizing Parallel Workloads to Reduce Multiple Writer Overhead in Shared Virtual Memory Systems

Nombre del congreso: 10th Euromicro Workshop on Parallel, Distributed and Network-Based Processing (PDP 2002)

Ciudad de celebración: Islas Canarias, España,

Fecha de celebración: 09/01/2002



Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 10th Euromicro Workshop". pp. 1 - 1. IEEE Computer Society Press, ISSN 0-7695-1444-8

- 197 Título del trabajo:** About the sensitivity of the HLRC-DU protocol to the diff and page size
Nombre del congreso: IEEE International Symposium on Performance Analysis of Systems and Software (ISPASS 2001)
Ciudad de celebración: Tucson, Estados Unidos,
Fecha de celebración: 04/11/2001
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 2000 IEEE International Symposium on Performance Analysis of Systems and Software". pp. 45 - 48. IEEE Computer Society Press, ISSN 0-7803-7230-1
- 198 Título del trabajo:** XEDU, a Framework for Developing XML-based Didactic Resources
Nombre del congreso: 27th Euromicro Conference (EUROMICRO 2001)
Ciudad de celebración: Varsovia, Polonia,
Fecha de celebración: 04/09/2001
Félix Buendía García; Julio Sahuquillo Borrás; José Vicente Benlloch Dualde; José Antonio Gil Salinas; Manuel Agustí Melchor. "Proceedings of the 27th Euromicro Conference". pp. 427 - 434. IEEE Comp. Soc. Press, ISSN 0-7695-1236-4
- 199 Título del trabajo:** Reducing Multiple Writer Overhead in Memory Consistency Protocols for SVM Systems
Nombre del congreso: XII Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 03/09/2001
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas de las XII Jornadas de Paralelismo". pp. 33 - 37. Editorial de la UPV, ISSN 84-9705-043-6
- 200 Título del trabajo:** Detecting Spatial Locality to improve SVM Consistence Protocols
Nombre del congreso: 2nd International Conference on Advances in Infrastructure for e-Bussines, Science and Education on Internet (SSGRR 2001)
Ciudad de celebración: L'Aquila, Italia,
Fecha de celebración: 06/08/2001
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings". pp. 99 - 112. Scuola Superiore G. Reiss Romoli, ISSN 88-85280-61-7
- 201 Título del trabajo:** A Comparison Study of Data Cache Schemes Exploiting Reuse Information in Multiprocessor Systems
Nombre del congreso: 15th International Conference on Supercomputing (ICS)
Ciudad de celebración: Sorrento, Italia,
Fecha de celebración: 17/06/2001
Julio Sahuquillo Borrás; Ana Pont Sanjuan; Salvador Vicente Petit Martí. "Proceedings of the 2001 ACM International Conference on Supercomputing". pp. 15 - 28. ACM Press,
- 202 Título del trabajo:** The Filter Data Cache: A Comparison Study with Splitting L1 Data Cache Schemes Sensitive to Data Localities
Nombre del congreso: 3rd International Symposium on High Performance Computing (ISHPC)
Ciudad de celebración: Tokio, Japón,
Fecha de celebración: 16/10/2000
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "High Performance Computing, ISHPC 2000". pp. 319 - 327. Springer-Verlag, ISSN 3-540-41128-3

- 203 Título del trabajo:** On the Design of Coherence Protocols for the Filter Data Cache
Nombre del congreso: XI Jornadas de Paralelismo
Ciudad de celebración: Granada, España,
Fecha de celebración: 11/09/2000
Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Ana Pont Sanjuan. "Actas de las XI Jornadas de Paralelismo". pp. 15 - 20. Universidad de Granada, ISSN 84-699-3003-6
- 204 Título del trabajo:** Designing Competitive Coherence Protocols Taking Advantage
Nombre del congreso: 26th Euromicro conference (EUROMICRO 2000)
Ciudad de celebración: Maastricht, Holanda,
Fecha de celebración: 05/09/2000
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 26th Euromicro Conference". pp. 378 - 385. IEEE Comp. Soc. Press, ISSN 0-7695-0780-8
- 205 Título del trabajo:** Performance Evaluation of Consistency Models using a new simulation environment for SVMS
Nombre del congreso: 14th International Conference on Supercomputing (ICS)
Ciudad de celebración: Santa Fe, Estados Unidos,
Fecha de celebración: 08/05/2000
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 2000 ACM International Conference on Supercomputing". pp. 27 - 35. ACM Press, ISSN 1-58113-270-0
- 206 Título del trabajo:** Evolution in the Use of New Technologies to Teach University Lessons
Nombre del congreso: 11th EAEEIE Annual Conference Educational Innovations in EIE
Ciudad de celebración: Ulm, Alemania,
Fecha de celebración: 26/04/2000
Julio Sahuquillo Borrás; Juan Carlos Cano Escribá; Marina Alonso Díaz; José Antonio Gil Salinas. "Proceedings". pp. 202 - 207. EAEEIE, ISSN 3-00-005965-2
- 207 Título del trabajo:** Self-Similarity in SPLASH-2 Workloads on Shared Memory Multiprocessors Systems
Nombre del congreso: 8th Euromicro Workshop on Parallel and Distributed Processing (PDP 2000)
Ciudad de celebración: Rodas, Grecia,
Fecha de celebración: 19/01/2000
Julio Sahuquillo Borrás; Teresa Del Montecarmelo Nachiondo Farinós; Juan Carlos Cano Escribá; José Antonio Gil Salinas; Ana Pont Sanjuan. "Proceedings 8th Euromicro Workshop on Parallel and Distributed Processing, 2000". pp. 293 - 299. IEEE Computer Soc. Press, ISSN N 0-7695-0500-7
- 208 Título del trabajo:** Two management approaches of the Split data Cache in Multiprocessors Systems
Nombre del congreso: 8th Euromicro Workshop on Parallel and Distributed Processing (PDP 2000)
Ciudad de celebración: Rodas, Grecia,
Fecha de celebración: 19/01/2000
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings 8th Euromicro Workshop on Parallel and Distributed Processing, 2000". pp. 301 - 308. IEEE Computer Soc. Press, ISSN N 0-7695-0500-7
- 209 Título del trabajo:** WWW Client/Server Traffic Characterization: A PROxy Server Point of View
Nombre del congreso: 33rd Hawaii International Conference on System Science HICSS-33 2000
Ciudad de celebración: Hawaii, Estados Unidos,
Fecha de celebración: 04/01/2000
Juan Carlos Cano Escribá; Teresa Del Montecarmelo Nachiondo Farinós; Julio Sahuquillo Borrás; Ana Pont Sanjuan; José Antonio Gil Salinas. "Proceedings of 33rd Hawaii International Conference on System Sciences". pp. 21 - 29. IEEE Comp. Soc. Press, ISSN 0-7695-0493-0

- 210 Título del trabajo:** Parallel Workloads Characterization from a Self-Similar Viewpoint
Nombre del congreso: X Jornadas de Paralelismo
Ciudad de celebración: La Manga del Mar Menor, España,
Fecha de celebración: 13/09/1999
Julio Sahuquillo Borrás; Teresa Del Montecarmelo Nachiondo Farinós; Juan Carlos Cano Escribá; Ana Pont Sanjuan; José Antonio Gil Salinas. "Actas de las X Jornadas de Paralelismo". pp. 315 - 320. Universidad de Murcia,
- 211 Título del trabajo:** The Filter Data Cache: A run time cache management approach
Nombre del congreso: 25th Euromicro conference (EUROMICRO 1999)
Ciudad de celebración: Milán, Italia,
Fecha de celebración: 08/09/1999
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 25th Euromicro conference". pp. 424 - 431. IEEE Computer Soc. Press, ISSN 0-7695-0321-7
- 212 Título del trabajo:** The Split Data Cache in Multiprocessor System: Initial Hit Rate Analysis
Nombre del congreso: 7th Euromicro Workshop on Parallel and Distributed Processing (PDP '99)
Ciudad de celebración: Funchal, Portugal,
Fecha de celebración: 03/02/1999
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the Seventh Euromicro Workshop on Parallel and Distributed Processing. PDP'99". pp. 27 - 34. IEEE Computer Society, ISSN 0-7695-0059-5
- 213 Título del trabajo:** La cache de datos segregada en sistemas multiprocesadores
Nombre del congreso: IX Jornadas de Paralelismo
Ciudad de celebración: Donostia, España,
Fecha de celebración: 02/09/1998
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "IX Jornadas de Paralelismo". pp. 264 - 268. Universidad del País Vasco,
- 214 Título del trabajo:** Impact of reducing miss write latencies in multiprocessor with two level cache
Nombre del congreso: 24th Euromicro Conference (EUROMICRO 1998)
Ciudad de celebración: Västerås, Suecia,
Fecha de celebración: 25/08/1998
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 24th Euromicro Conference". pp. 333 - 336. IEEE Computer Society, ISSN 0-8186-8646-4
- 215 Título del trabajo:** Estudio y Evaluación de Técnicas de Reducción de Latencia en Multiprocesadores con Jerarquía de Cache
Nombre del congreso: IV Jornadas de Informática
Ciudad de celebración: Gran Canarias, España,
Fecha de celebración: 13/07/1998
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "ACTAS IV JORNADAS DE INFORMÁTICA". pp. 609 - 611. Alvaro Suarez. Grupo de Arquitectura y Concurrencia, ISSN 84-87526-61-6
- 216 Título del trabajo:** Implementación y Funcionamiento de un Procesador Educativo Microprogramado
Nombre del congreso: IV Jornadas de Informática
Ciudad de celebración: Gran Canarias, España,
Fecha de celebración: 13/07/1998
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "ACTAS IV JORNADAS DE INFORMÁTICA". pp. 107 - 115. Alvaro Suarez. Grupo de Arquitectura y Concurrencia, ISSN 84-87526-61-6

- 217 Título del trabajo:** Implementing Techniques for Reducing L1 Cache Miss Penalty in Multiprocessors systems
Nombre del congreso: IASTED International Conference on Computer Systems and Applications (CSA'98)
Ciudad de celebración: Irbid, Jordania,
Fecha de celebración: 30/04/1998
Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 1998 Conference on Computer Systems and Applications". pp. 1 - 4. A.A.Nsour, ISSN 0-88986-264-8

Gestión de I+D+i y participación en comités científicos

Comités científicos, técnicos y/o asesores

- 1 Título del comité:** 5th International Conference on Computing and Network Communications (CoCoNet 2023). Tipo participación: Miembro del comité científico
Fecha de inicio: 2023
- 2 Título del comité:** Fifteenth International Conference on Advances in System Simulation (SIMUL 2023). Tipo participación: Miembro del comité científico
Fecha de inicio: 2023
- 3 Título del comité:** 7th International Conference on High Performance Compilation, Computing and Communications (HP3C 2023). Tipo participación: Miembro del comité científico
Fecha de inicio: 2023
- 4 Título del comité:** 41st IEEE International Conference on Computer Design (ICCD 2023). Tipo participación: Miembro del comité científico
Fecha de inicio: 2023
- 5 Título del comité:** 26th Euromicro Conference on Digital System Design (DSD 2023). Tipo participación: Miembro del comité científico
Fecha de inicio: 2023
- 6 Título del comité:** Thirteenth International Conference on Advanced Communications and Computation (INFOCOMP 2023). Tipo participación: Miembro del comité científico
Fecha de inicio: 2023
- 7 Título del comité:** 29th International Symposium on High-Performance Computer Architecture (HPCA 2023). Tipo participación: Miembro del comité científico
Fecha de inicio: 2023
- 8 Título del comité:** 24th IEEE International Conference on High Performance Computing and Communications (HPCC 2022). Tipo participación: Miembro del comité científico
Fecha de inicio: 2022
- 9 Título del comité:** Fourteenth International Conference on Advances in System Simulation (SIMUL 2022). Tipo participación: Miembro del comité científico
Fecha de inicio: 2022
- 10 Título del comité:** 25th Euromicro Conference on Digital System Design (DSD 2022). Tipo participación: Miembro del comité científico
Fecha de inicio: 2022

- 11 Título del comité:** Twelfth International Conference on Advanced Communications and Computation (INFOCOMP 2022). Tipo participación: Miembro del comité científico
Fecha de inicio: 2022
- 12 Título del comité:** 20th IEEE International Conference on Ubiquitous Computing and Communications (IUCC 2021). Tipo participación: Miembro del comité científico
Fecha de inicio: 2021
- 13 Título del comité:** The Fifteenth International Conference on Advanced Engineering Computing and Applications in Sciences (ADVCOMP 2021). Tipo participación: Miembro del comité científico
Fecha de inicio: 2021
- 14 Título del comité:** Thirteenth International Conference on Advances in System Simulation (SIMUL 2021). Tipo participación: Miembro del comité científico
Fecha de inicio: 2021
- 15 Título del comité:** 24th Euromicro Conference on Digital System Design (DSD 2021). Tipo participación: Miembro del comité científico
Fecha de inicio: 2021
- 16 Título del comité:** 5th International Conference on High Performance Compilation, Computing and Communications (HP3C 2021). Tipo participación: Miembro del comité científico
Fecha de inicio: 2021
- 17 Título del comité:** Eleventh International Conference on Advanced Communications and Computation (INFOCOMP 2021). Tipo participación: Miembro del comité científico
Fecha de inicio: 2021
- 18 Título del comité:** 2nd International Symposium on Intelligent Robotics and Systems (ISoIRS 2021). Tipo participación: Miembro del comité científico
Fecha de inicio: 2021
- 19 Título del comité:** 29th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2021). Tipo participación: Miembro del comité científico
Fecha de inicio: 2021
- 20 Título del comité:** 4th International Conference on Computing and Network Communications (CoCoNet 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2021
- 21 Título del comité:** The Fourteenth International Conference on Advanced Engineering Computing and Applications in Sciences (ADVCOMP 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020
- 22 Título del comité:** Twelfth International Conference on Advances in System Simulation (SIMUL 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020
- 23 Título del comité:** Tenth International Conference on Advanced Communications and Computation (INFOCOMP 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020



- 24 Título del comité:** 23rd Euromicro Conference on Digital System Design (DSD 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020
- 25 Título del comité:** 31st IEEE International Conference on Application-specific Systems, Architectures and Processors (ASAP 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020
- 26 Título del comité:** 4th International Conference on High Performance Compilation, Computing and Communications (HP3C2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020
- 27 Título del comité:** International Symposium on Intelligent Robotics and Systems (ISoIRS 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020
- 28 Título del comité:** 28th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020
- 29 Título del comité:** 26th International Symposium on High-Performance Computer Architecture (HPCA 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020
- 30 Título del comité:** Computers. Tipo participación: Comité de edición. ISSN: 2073-431X
Fecha de inicio: 2018
- 31 Título del comité:** The Twelfth International Conference on Advanced Engineering Computing and Applications in Sciences (ADVCOMP 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 32 Título del comité:** Workshop on Education for High-Performance Computing (EduHPC-18). Tipo participación: Miembro del comité de organización
Fecha de inicio: 2018
- 33 Título del comité:** Tenth International Conference on Advances in System Simulation (SIMUL 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 34 Título del comité:** The Eleventh International Conference on Advances in Circuits, Electronics and Micro-electronics (CENICS 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 35 Título del comité:** 21st Euromicro Conference on Digital System Design (DSD 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 36 Título del comité:** IEEE International Conference on Internet of Things (iThings 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018

- 37 Título del comité:** 11th IEEE International Conference on Cyber, Physical and Social Computing (CPSCoM 2018) . Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 38 Título del comité:** Eighth International Conference on Advanced Communications and Computation (INFOCOMP 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 39 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 40 Título del comité:** 12th International Conference on Complex, Intelligent and Software Intensive Systems (CISIS 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 41 Título del comité:** 16th IEEE International Conference on Smart City (SmartCity 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 42 Título del comité:** 20th IEEE International Conference on High Performance Computing and Communications (HPCC 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 43 Título del comité:** 2nd International Conference on High Performance Compilation, Computing and Communications (HP3C 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 44 Título del comité:** 7th International Conference on Cloud Computing: Services and Architecture (CLOUD 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 45 Título del comité:** Eleventh International Conference on Advanced Engineering Computing and Applications in Sciences (ADVCOMP 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 46 Título del comité:** Tenth International Conference on Advances in Circuits, Electronics and Micro-electronics (CENICS 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 47 Título del comité:** 20th Euromicro Conference on Digital System Design (DSD 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 48 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 49 Título del comité:** 11th International Conference on Complex, Intelligent and Software Intensive Systems (CISIS 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017

- 50 Título del comité:** IEEE International Conference on Internet of Things (iThings 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 51 Título del comité:** 10th IEEE International Conference on Cyber, Physical and Social Computing (CPSCoM 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 52 Título del comité:** International Conference on High Performance Compilation, Computing and Communications (HP3C 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 53 Título del comité:** 6th International Conference on Cloud Computing: Services and Architecture (CLOUD 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 54 Título del comité:** 23rd IEEE International Conference on High Performance Computing, Data, and Analytics (HiPC 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 55 Título del comité:** International Conference on Intelligent Cloud Computing (ICC 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 56 Título del comité:** 18th IEEE International Conference on High Performance Computing and Communications (HPCC 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 57 Título del comité:** Tenth International Conference on Advanced Engineering Computing and Applications in Sciences (ADVCOMP 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 58 Título del comité:** 19th Euromicro Conference on Digital System Design (DSD 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 59 Título del comité:** 14th International Conference on Pervasive Intelligence and Computing (PICom 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 60 Título del comité:** Ninth International Conference on Advances in Circuits, Electronics and Micro-electronics (CENICS 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 61 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 62 Título del comité:** 1st International Workshop on Advanced Interconnect Solutions and Technologies for Emerging Computing Systems (AISTECS 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016



- 63 Título del comité:** 13th International Conference on Pervasive Intelligence and Computing (PICom 2015).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015
- 64 Título del comité:** Eighth International Conference on Advances in Circuits, Electronics and Micro-electronics (CENICS 2015). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2015
- 65 Título del comité:** 18th Euromicro Conference on Digital System Design (DSD 2015). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2015
- 66 Título del comité:** 17th IEEE International Conference on High Performance Computing and Communications (HPCC 2015). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2015
- 67 Título del comité:** 7th IEEE International Workshop on Multicore and Multithreaded. Architectures and Algorithms (M2A2 2015) . **Tipo participación:** Miembro del comité de organización
Fecha de inicio: 2015
- 68 Título del comité:** Fourth International Workshop on On-chip memory hierarchies and interconnects: organization, management and implementation (OMHI 2015). **Tipo participación:** Presidente del comité de programa
Fecha de inicio: 2015
- 69 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2015).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015
- 70 Título del comité:** Ninth International Conference on Advanced Engineering Computing and Applications in Sciences (ADVCOMP 2015). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2015
- 71 Título del comité:** Lecture Notes in Computer Science . **Tipo participación:** Editor jefe. ISSN: 0302-9743
Fecha de inicio: 2014
- 72 Título del comité:** 17th Euromicro Conference on Digital System Design (DSD 2014). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2014
- 73 Título del comité:** 12th IEEE International Conference on Dependable, Autonomic and Secure Computing (DASC 2014). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2014
- 74 Título del comité:** 12th IEEE International Conference on Embedded Computing (EmbeddedCom 2014).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2014



- 75 Título del comité:** 11th IEEE International Conference on Embedded Software and Systems (ICESS'14).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2014
- 76 Título del comité:** 16th IEEE International Conference on High Performance Computing and Communications (HPCC 2014). **Tipo participación:** Presidente del comité de programa
Fecha de inicio: 2014
- 77 Título del comité:** 6th IEEE International Workshop on Multicore and Multithreaded Architectures and Algorithms (M2A2 2014). **Tipo participación:** Presidente del comité de programa
Fecha de inicio: 2014
- 78 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2014).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2014
- 79 Título del comité:** IEEE Symposium on Computer Applications & Industrial Electronics (ISCAIE 2014). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2014
- 80 Título del comité:** Lecture Notes in Computer Science . **Tipo participación:** Comité de edición. ISSN: 0302-9743
Fecha de inicio: 2013
- 81 Título del comité:** 11th IEEE International Conference on Embedded Computing (EmbeddedCom 2013).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2013
- 82 Título del comité:** 10th IEEE International Conference on Embedded Software and Systems (ICESS'13).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2013
- 83 Título del comité:** 11th IEEE/IFIP International Conference On Embedded and Ubiquitous Computing (EUC 2013). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2013
- 84 Título del comité:** 15th IEEE International Conference on High Performance Computing and Communications (HPCC 2013). **Tipo participación:** Miembro del comité de organización
Fecha de inicio: 2013
- 85 Título del comité:** The 2013 International Workshop on Mobile Cloud Computing Technologies and Applications (MCCTA 2013) In Conjunction with NBIS 2013. **Tipo participación:** Miembro del comité de organización
Fecha de inicio: 2013
- 86 Título del comité:** 16th Euromicro Conference on Digital System Design (DSD 2013). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2013
- 87 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2013).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2013

- 88 Título del comité:** 8th International Conference on Grid and Pervasive Computing (GPC 2013). Tipo participación: Miembro del comité de organización
Fecha de inicio: 2013
- 89 Título del comité:** 10th IEEE International Conference on Embedded Computing (EmbeddedCom 2012). Tipo participación: Presidente del comité de programa
Fecha de inicio: 2012
- 90 Título del comité:** 15th Euromicro Conference on Digital System Design (DSD 2012). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2012
- 91 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2012). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2012
- 92 Título del comité:** 9th IEEE International Conference on Embedded Software and Systems (ICESS'12). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2012
- 93 Título del comité:** The 8th IEEE International Conference on Embedded Software and Systems (ICESS'11). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2011
- 94 Título del comité:** 3rd International Workshop on Multicore and Multithreaded Architectures and Algorithms (M2A2 2011). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2011
- 95 Título del comité:** 12th International Conference on Parallel and Distributed Computing, Applications and Technologies (PDCAT'11). Tipo participación: Miembro del comité de organización
Fecha de inicio: 2011
- 96 Título del comité:** Special Session Multicore System: Design and Applications. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2011
- 97 Título del comité:** 14th Euromicro Conference On Digital System Design Architectures, Methods And Tools (DSD 2011). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2011
- 98 Título del comité:** XXI Jornadas de Paralelismo. Tipo participación: Miembro del comité de organización
Fecha de inicio: 2010
- 99 Título del comité:** Special Session Multicore System: Design and Applications. Tipo participación: Presidente del comité de programa
Fecha de inicio: 2010
- 100 Título del comité:** Special Session Multicore System: Design and Applications. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2010



- 101 Título del comité:** 13th Euromicro Conference On Digital System Design Architectures, Methods And Tools (DSD 2010). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2010
- 102 Título del comité:** The 7th IEEE International Conference on Embedded Software and Systems (ICESS'10). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2010
- 103 Título del comité:** International Workshop on Multicore and Multithreaded Architectures and Algorithms (M2A2 2010). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2010
- 104 Título del comité:** IEEE 24nd International Conference on Advanced Information Networking and Applications (AINA 2010). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2010
- 105 Título del comité:** 2009 IFIP ACM Latin America Networking Conference. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 106 Título del comité:** 10th MEDEA Workshop on Memory Performance: Dealing with Applications, Systems and Architecture. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 107 Título del comité:** The 6th International Conference on Embedded Software and Systems. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 108 Título del comité:** The Intl. Workshop on Multicore and Multithreaded Architectures and Programming 2009. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 109 Título del comité:** The Intl. Workshop on Multicore and Multithreaded Architectures and Programming 2009. Tipo participación: Presidente del comité de programa
Fecha de inicio: 2009
- 110 Título del comité:** 2007 International Workshop on Embedded System Architectures for Pervasive Devices and Computers. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2007
- 111 Título del comité:** 8th Workshop on workload characterization. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2005
- 112 Título del comité:** 3rd. IFIP ACM Latin America Networking Conference. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2005



Otros méritos

Estancias en centros de I+D+i públicos o privados

Entidad de realización: UNIVERSIDAD DE BELGRADO

Ciudad entidad realización: BELGRADO, Desconocido

Fecha de inicio: 01/01/1999

Duración: 4 meses

Sociedades científicas y asociaciones profesionales

1 Nombre de la sociedad: HiPEAC member

2 Nombre de la sociedad: IEEE Member

Consejos editoriales

1 Nombre del Consejo editorial: Computers

Entidad de afiliación: MDPI AG

Categoría profesional: Comité de edición

Fecha de inicio: 2018

Duración: 12 meses

2 Nombre del Consejo editorial: Lecture Notes in Computer Science

Entidad de afiliación: Springer-Verlag

Categoría profesional: Editor jefe

Fecha de inicio: 2014

Duración: 12 meses

3 Nombre del Consejo editorial: Lecture Notes in Computer Science

Entidad de afiliación: Springer-Verlag

Categoría profesional: Comité de edición

Fecha de inicio: 0001

Duración: 12 meses

Premios, menciones y distinciones

1 Descripción: Premio Extraordinario Tesis Doctoral a la tesis de Josué Feliu

Entidad concesionaria: Universitat Politècnica de Valencia

Fecha de concesión: 11/05/2018

2 Descripción: Outstanding PhD Dissertation Award otorgado a la tesis de Josué Feliu

Entidad concesionaria: IEEE Technical Committee on Scalable Computing (TCSC)

Fecha de concesión: 18/12/2017



- 3 Descripción:** Premio Sociedad Científica Informática de España y la Fundación BBVA valorado en 5000 euros a la tesis de Josué Feliu
Entidad concesionaria: Fundación BBVA
Fecha de concesión: 24/05/2017
- 4 Descripción:** Premio Extraordinario Tesis Doctoral a la tesis de Alejandro Valero
Entidad concesionaria: Universitat Politècnica de València
Fecha de concesión: 14/05/2015
- 5 Descripción:** Doctoral Student Honor Programme recibido por la tesis de Alejandro Valero valorado en 35000 dólares
Entidad concesionaria: Intel
Fecha de concesión: 19/12/2012
- 6 Descripción:** Accesit en el VI certamen "VALENCIA IDEA 2012", categoría de Tecnologías de la Información y la Comunicación (TIC)
Entidad concesionaria: Ayuntamiento de Valencia
Fecha de concesión: 22/10/2012

Períodos de actividad investigadora

Nº de tramos reconocidos: 4

Entidad acreditante: Comisión Nacional Evaluadora de la Actividad Investigadora (CNEAI)

Acreditaciones/reconocimientos obtenidos

Descripción: Quinquenios

Nº de tramos reconocidos: 6

Resumen de otros méritos

- 1 Descripción del mérito:** Charlas y conferencias invitadas:

☐ Título: Split Data Cache Organizations

Lugar: Infofest Conference (Montenegro-Yugoslavia)

Año: 1999

☐ Título: Power-aware scheduling for multicore systems: real-time applications and generalities

Lugar: High Performance computing Workshop, Damasco, Siria

Año: 2010

☐ Título: Scheduling Local And Remote Memory In Cluster Computers

Lugar: High Performance computing Workshop, Damasco, Siria

Año: 2010

☐ Título: Diseño y Manejo de Caches Híbridas

Lugar: Universidad de Málaga

Año: 2013



□ Título: Mejora de la equidad y las prestaciones de procesadores SMT comerciales mediante estrategias de planificación de tareas.

Lugar: Universidad de Murcia

Año: 2016

□ Título: Improving Fairness and Performance in Commercial SMT Processors applying Thread-to-Core Allocation and Scheduling Policies

Lugar: Universidad de Siena, Italia

Año: 2017

□ Título: Prefetching on constrained bandwidth conditions: adaptive, real platforms, and future directions.

Conferencia: Huawei Compute and Storage Technology Workshop 2020

Lugar: December 2-3, Tel Aviv, Israel

Año 2020

2 Descripción del mérito: Best paper award recibidos:

□ L. G. Cárdenas, J.A. Gil, J. Sahuquillo, and A. Pont, Emulating web cache replacement algorithms versus a real system, Proc. of the 10th IEEE Symposium on Computers and Communications (ISCC 2005), pp. 891-897, Murcia, (Spain), June 2005.

□ J. Domènech, J. Sahuquillo, J.A. Gil, and A. Pont, How current web generation affects prediction algorithms performance, Proc. of the 2005 International Conference on Software, Telecommunications and Computer Networks, SoftCOM 2005, Split (Croatia), September 2005

□ R. Ubal, J. Sahuquillo, S. Petit, H. Hassan, and P. López, Leakage Current Reduction in Data Caches on Embedded Systems, International Conference on Intelligent Pervasive Computing, pp. 45-50, Jeju Island, Korea, October 2007.

□ B. de la Ossa, J. A. Gil, J. Sahuquillo, and A. Pont, Delfos: the Oracle to Predict NextWeb User's Accesses, Proc. of the 21st International Conference on Advanced Information Networking and Applications, May 2007.

□ Alejandro Valero, Julio Sahuquillo, Salvador Petit, Vicente Lorente, Ramon Canal, Pedro López, José Duato, HiPEAC Paper Award for the paper An hybrid eDRAM/SRAM macrocell to implement first-level data caches, at the 42st Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-42 2009), December 12-16, 2009, New York, New York, USA.

□ A. Valero, J. Sahuquillo, S. Petit, and J. Duato, Exploiting Reuse Information to Reduce Refresh Energy in On-chip eDRAM caches. 2013 International Conference on Supercomputing, 1st Place Graduate ACM Student Research Completion, Eugene, Oregon, USA, June 2013.

□ Josué Felu, Stijn Eyerman, Julio Sahuquillo, Salvador Petit, HiPEAC Paper Award for the paper Symbiotic job scheduling on the IBM Power8, at the International Symposium on High-Performance Computer Architecture, Barcelona, Spain, March 2016.

□ Joan Valls, María Engracia Gómez Requena, Alberto Ros Bardisa, Julio Sahuquillo Borrás, A Directory Cache with Dynamic Private-Shared Partitioning, 23rd IEEE International Conference on High Performance Computing (HiPC 2016), Hyderabad, India, December 19-22, 2016.

3 Descripción del mérito: □ Cursos de doctorado impartidos como profesor invitado en universidades extranjeras:

Título: Exploiting Computer Architecture Issues to Improve Performance and Fairness in Commercial Multicores

Duración: 20 horas (5 credits)

Fecha y lugar: 9-12 de julio de 2018, Università di Pisa (Italy)



- 4 Descripción del mérito:** Premio HiPEAC por la publicación "Symbiotic job scheduling on the IBM POWER8", en el 22nd IEEE Symposium on High Performance Computer Architecture (HPCA 2016).

Más información en: <https://www.hipeac.net/research/paper-awards/2016/>

- 5 Descripción del mérito:** Accésit en el VI certamen "VALENCIA IDEA 2012", categoría de ☐ Tecnologías de la Información y la Comunicación (TIC) ☐ por el proyecto JERARQUIA DE MEMORIA PARA PROCESADORES CON INTERCONEXIÓN ÓPTICA, premio concedido por el Ayuntamiento de Valencia.